

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 12 月 20 日 (20.12.2001)

PCT

(10) 国際公開番号
WO 01/96937 A1

(51) 国際特許分類: G02F 1/133, 1/1368, G09G 3/36

(21) 国際出願番号: PCT/JP01/04918

(22) 国際出願日: 2001 年 6 月 11 日 (11.06.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2000-181101 2000 年 6 月 16 日 (16.06.2000) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市
大字門真1006番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 田中幸生
(TANAKA, Yukio) [JP/JP]; 〒607-8405 京都府京都
市山科区御陵田山町19-A-104 Kyoto (JP). 熊川克

彦 (KUMAGAWA, Katsuhiko) [JP/JP]; 〒572-0022 大
阪府寝屋川市緑町9-14-302 Osaka (JP). 木村雅典
(KIMURA, Masanori) [JP/JP]; 〒574-0037 大阪府大
東市新町19-401 Osaka (JP). 小森一徳 (KOMORI,
Kazunori) [JP/JP]; 〒669-1322 兵庫県三田市すずかけ
台4-6-4-1007 Hyogo (JP).

(74) 代理人: 池内寛幸, 外(IKEUCHI, Hiroyuki et al.); 〒
530-0047 大阪府大阪市北区西天満4丁目3番25号 梅
田プラザビル401号室 Osaka (JP).

(81) 指定国 (国内): CN, KR, SG, US.

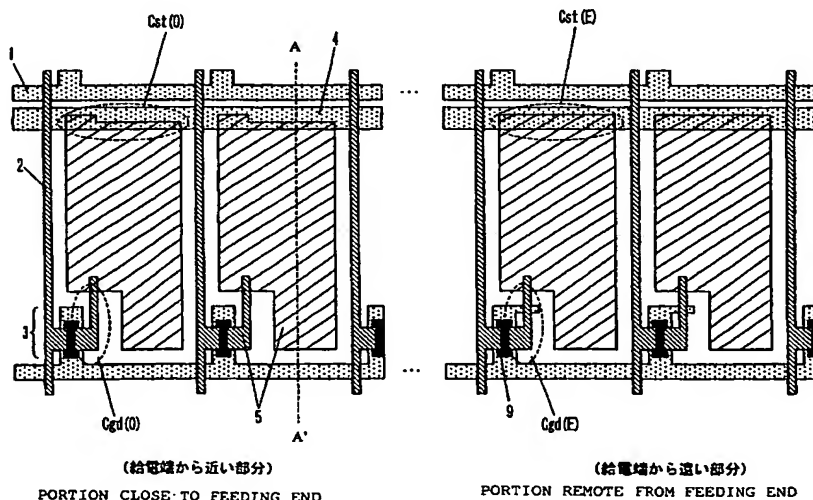
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: ACTIVE MATRIX DISPLAY DEVICE, ITS DRIVING METHOD, AND DISPLAY ELEMENT

(54) 発明の名称: アクティブマトリクス型表示装置およびその駆動方法並びに表示素子



(57) Abstract: An active matrix display device which is inexpensive, has little crosstalk, no flicker, nor luminance gradient, and is suited for a large screen size. This display device includes, a plurality of pixel electrodes arranged in a matrix, switching elements (TFT) connected with the pixel electrodes, a scanning electrode, a video signal electrode, a common electrode, an opposed electrode, and e.g., a liquid crystal between the pixel electrodes and the opposed electrode. In this structure, the values α_{gd} and α_{st} , $\alpha_{gd} = C_{gd}/C_{tot}$ and $\alpha_{st} = C_{st}/C_{tot}$, at the portion close to a feeding end are different from those at the portion remote from the feeding end, where C_{gd} is the gate-drain capacitance, C_{st} is the common electrode-pixel electrode capacitance, and C_{tot} is the total of all the capacitances connected with the pixel electrodes. is designated by C_{tot} .

[続葉有]



WO 01/96937 A1



(57) 要約:

安価でクロストークが少なく、かつフリッカや輝度傾斜のない、画面サイズの大型化に適したアクティブマトリクス型表示装置を提供する。本表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子(TFT)と、走査電極と、映像信号電極と、共通電極と、対向電極を有し、画素電極と対向電極の間に例えば液晶が挿入されている。この構造において、ゲート・ドレイン間容量を C_{gd} 、共通電極－画素電極間容量を C_{st} 、画素電極に接続される全容量の総和を C_{tot} とした場合、 $\alpha_{gd} = C_{gd} / C_{tot}$ 、 $\alpha_{st} = C_{st} / C_{tot}$ で表される α_{gd} および α_{st} が、画面内で給電端から近い部分と遠い部分において異なった値に設定される。

明 細 書

アクティブマトリクス型表示装置およびその駆動方法並びに表示素子

技術分野

- 本発明は、薄膜トランジスタなどのスイッチング素子を用いたアクティブマトリクス型の表示装置、その駆動方法、および表示素子に関する。

背景技術

- 表示装置として例えば液晶表示装置は、薄型軽量のフラットディスプレイとして、各種電子機器の表示装置に広く用いられている。なかでも、
- 10 薄膜トランジスタ（TFT）などのスイッチング素子を用いたアクティブマトリクス型の液晶表示装置はその優れた画像特性により、パーソナルコンピュータ用のモニターディスプレイや、液晶テレビなどへの応用が盛んである。

- まず、アクティブマトリクス型の表示装置の基本的な構成を図3により説明する。表示装置は大きく分けて走査信号駆動回路21、映像信号
- 15 駆動回路22、および表示素子23から構成されている。表示素子は、マトリクス状に配置された複数の画素電極5と、これらに対応して配列された複数のスイッチング素子3（一般に、薄膜トランジスタ（TFT）などが用いられる）と、画素電極のマトリクス状配列に対応して行方向
- 20 （水平方向）に配置された複数の走査電極1と、列方向（垂直方向）に配置された複数の映像信号電極2を主な構成要素としている。なお、映像信号電極2は、スイッチング素子3を介して画素電極5に電氣的に接続されている。また、画素電極5に対向して対向電極20が備え付けられていて、画素電極5と対向電極4の間に液晶等の表示媒質が挿入され

ている。さらに、共通電極 4 と呼ばれる電極が走査電極 1 に平行に備えられていて、画素電極 5 との間に蓄積容量 7 が備え付けられている。映像信号駆動回路 2 2 は、表示素子 2 3 の複数の映像信号電極 2 に映像信号を印加する駆動回路である。また、走査信号駆動回路 2 1 は、表示素子 2 3 の複数の走査電極 1 にスイッチング素子 3 の導通を制御する走査信号を印加する駆動回路である。

このアクティブマトリクス型液晶表示装置の 1 つの駆動方法として、特開平 5 - 1 4 3 0 2 1 号公報に開示された駆動法がある。これは、走査電極（ゲート電極、あるいはゲート線ともいう）と平行に共通電極と呼ばれる配線を設け、この共通電極と画素電極の間に蓄積容量を形成し、共通電極の電位を走査電極の電位に同期させて変動させ、蓄積容量を通した容量結合により画素電極電位に重畳電圧を加えるものである。この電圧重畳の効果により、映像信号電圧（ソース電圧）の低電圧化、駆動電力の低減、応答速度の向上、駆動信頼性の向上などの効果を得ている。

図 1 4 は、共通電極と画素電極の間に蓄積容量 C_{st} （ C_{st} は、より一般的な言い方をすれば、共通電極－画素電極間容量となる）を形成した液晶表示装置の 1 画素の等価回路図であり、図 1 5 は、この液晶表示装置 1 を駆動した場合の各部の電位を説明するための図である。図 1 4 において、T F T は薄膜トランジスタ、 C_{gd} はゲート・ドレイン間容量（走査電極－画素電極間容量）、 C_{lc} は画素電極と液晶を挟んで対向する対向電極との間に形成される画素電極－対向電極間容量（主に液晶によって形成される容量であるが、それ以外の媒質が電氣的に直列あるいは並列に付加されることにより生じる容量成分もある。あるいは、意図的にこのような容量を付加することもある。）であり、 $V_g(n)$ は走査電極の電位、 V_s は映像信号電位、 V_d は画素電極の電位、 V_d は対向電極の電位、 $V_c(n)$ は共通電極の電位を示している。なお、画

素配列はマトリクス状に配列されていて、そのうちの n 番目の行に注目しているという意味で V_g と V_c には特に添字 n を付記している。

5 なお、走査電極、画素電極等はマトリクス状に複数配列されているが、厳密を期すため、ある走査電極を基準として、その走査電極により（TFTの）ON/OFFが制御される画素（一般に、複数ある）のことを、この「走査電極に属する画素」と呼ぶことがある。逆に、ある画素（あるいは画素電極）を基準として、この画素のTFTのON/OFFを制御する走査電極のことを、「当段の走査電極」と呼ぶこともある。図14でいうところの画素電極（ V_d ）は、「走査電極（ $V_g(n)$ ）」に属する
10 画素電極」であり、走査電極（ $V_g(n)$ ）は、「画素（ V_d ）」に対して当段の走査電極」である。以下、特に断りのない限り、単に「画素（電極）」、あるいは「走査電極」ということにする。

共通電極も複数配列されているので、特に厳密に指定する場合には、「画素電極に接続される蓄積容量の他方の接続先の共通電極」などという
15 ことにする。図14の共通電極（ $V_c(n)$ ）は、「画素電極（ V_d ）」に接続される蓄積容量の他方の接続先の共通電極」であるが、これも以降単に「共通電極」ということにする。

図15に示すように、奇数フレームにおいては、映像信号電圧は V_d を基準として負の値をとり、 $V_{sig}(-)$ である。走査電極電位 $V_g(n)$ がオンレベル（走査電極の第1の電位レベル） V_{gon} になると、
20 TFTが導通状態（ON状態）となり画素電位 V_d が $V_{sig}(-)$ に充電される。このとき、共通電極の電位は $V_c(-)$ という値である（共通電極の第2の電位レベル）。次いで、 $V_g(n)$ をオフレベル（走査電極の第2の電位レベル） V_{goff} としてTFTを非導通状態（OFF
25 状態）にする。この後、共通電極の電位を $V_c(-)$ から V_{coff} （共通電極の第3の電位レベル）へと下向きに変化させると、画素電位 V_d

には、この電圧差に比例した結合電圧が下向きに重畳される（図 15 中の矢印）。

偶数フレームにおいては、映像信号電圧は V_d を基準として正の値をとり、 $V_{sig}(+)$ である。画素を $V_{sig}(+)$ に充電するときには、今度は共通電極の電位を $V_c(+)$ としておく（共通電極の第 1 の電位レベル）。充電が終わって走査電極電位が立ち下がった後に、共通電極の電位を $V_c(+)$ から V_{coff} へと上向きに変化させる。画素電位 V_d には、この電圧差に比例した結合電圧が上向きに重畳される。

この結果、映像信号電極には小さな振幅（ $V_{sig}(+)$ と $V_{sig}(-)$ ）の電圧を与えながら、画素電極にはこれより大きな振幅（ $V_{do}(+)$ と $V_{do}(-)$ ）の電圧を印加することができる。例えば、出力電圧幅 5 ボルトの映像信号用 IC を用いて、液晶に印加する電圧幅を 10 ボルトや 15 ボルトに拡大でき、低耐圧 IC を用いながら、その耐圧以上の電圧で液晶を駆動することが可能になる。

なお、共通電極電位が $V_c(+)$ あるいは $V_c(-)$ になる期間を共通電極補償期間と呼び、このときの電圧 $V_c(\pm)$ を共通電極補償電圧（補償電位）と呼ぶことにする。なお、 $V_c(+)$ と $V_c(-)$ は異なる値であることが望ましいが、 V_{coff} が $V_c(+)$ または $V_c(-)$ のいずれかと同電圧であってもかまわない。また、走査電極電位が V_{gon} である期間中常に共通電極電位は $V_c(\pm)$ のいずれかになっていなければならないわけではなく、少なくとも走査電極が V_{gon} から V_{goff} に立ち下がる瞬間（すなわち、TFT が ON から OFF になる瞬間）においてこの値になっていればよい。

なお、走査信号駆動回路は 2 つの出力レベルをもち、共通電極電位制御回路は 3 つの出力レベルを持つことになる。すなわち、走査信号駆動回路は、第 1 の電位レベル V_{gon} および第 2 の電位レベル V_{goff}

を持ち、共通電極電位制御回路は、第1の電位レベル $V_c(+)$ 、第2の電位レベル $V_c(-)$ 、および第3の電位レベル $V_{c off}$ を持つ。なお、一般に共通電極電位駆動回路の電源は上述の3つの電位レベルに対応して3つ必要である。しかし、第1の電位レベル $V_c(+)$ または第2の電位レベル $V_c(-)$ のいずれか一方を第3の電位レベル $V_{c off}$ に等しくすれば、電源は2つで済む。なお、このように補償電位のいずれかが $V_{c off}$ に等しい場合も電位レベルとしては別のものとみなし、電位レベルは3つあるものとみなす。

ところで、以上の電圧の重畳は、別の観点から見れば画素電極上での電荷保存則に他ならない。すなわち、画素の充電が完了して走査電極電位が立ち下がる直前（走査電極電位は V_{gon} ）から、共通電極補償期間が終わるまでの間画素電極の電荷が保存されるので、奇数フレーム、および偶数フレームそれぞれについて、以下の（式11）が得られる。

$$\begin{aligned}
 & C_{gd}(V_{sig}(-) - V_{gon}) + C_{st}(V_{sig}(-) - V_c(-)) + C_{lc}(V_{sig}(-) - V_d) \\
 & = C_{gd}(V_{do}(-) - V_{goff}) + C_{st}(V_{do}(-) - V_{c off}) + C_{lc}(V_{do}(-) - V_d) \\
 & C_{gd}(V_{sig}(+) - V_{gon}) + C_{st}(V_{sig}(+) - V_c(+)) + C_{lc}(V_{sig}(+) - V_d) \\
 & = C_{gd}(V_{do}(+) - V_{goff}) + C_{st}(V_{do}(+) - V_{c off}) + C_{lc}(V_{do}(+) - V_d) \\
 & \dots \text{(式11)}
 \end{aligned}$$

これらを変形すると、以下の（式12）が得られる。

$$\begin{aligned}
 & V_{do}(-) = V_{sig}(-) - \alpha_{st} \Delta V_c(-) - \alpha_{gd} \Delta V_{gon} \\
 & V_{do}(+) = V_{sig}(+) - \alpha_{st} \Delta V_c(+) - \alpha_{gd} \Delta V_g
 \end{aligned}$$

on

… (式 1 2)

但し、 ΔV_{gon} 、 $\Delta V_c (+)$ 、 $\Delta V_c (-)$ 、および α_{gd} 、 α_{st} は、以下の (式 1 3) および (式 1 4) で表される。

$$5 \quad \Delta V_{gon} = V_{gon} - V_{goff}$$

$$\Delta V_c (+) = V_c (+) - V_{coff}$$

$$\Delta V_c (-) = V_c (-) - V_{coff}$$

… (式 1 3)

$$\alpha_{gd} = C_{gd} / C_{tot}$$

$$10 \quad \alpha_{st} = C_{st} / C_{tot}$$

$$C_{tot} = C_{gd} + C_{lc} + C_{st}$$

… (式 1 4)

(式 1 2) 中の両式において、右辺第 2 項が共通電極からの (容量) 結合電圧による重畳分に相当し、 $\Delta V_c (+)$ あるいは $\Delta V_c (-)$ によってきまる。これらの $\Delta V_c (+)$ あるいは $\Delta V_c (-)$ は、蓄積容量が接続される先の共通電極の、画素が充電される瞬間における電位 (この場合 $V_c (+)$ または $V_c (-)$) の、保持状態における電位 (この場合 V_{coff}) を基準としてみたときの値である。(式 1 2) の右辺第 3 項は走査電極からの (容量) 結合電圧であり、突き抜け (フィードスルー) と呼ばれるものである。なお、(式 1 4) の C_{tot} は、画素電極に電氣的に接続される全容量の総和と見なすことができる。

ところで、図 1 5 に関しても述べたように、画素電極には 1 フレーム毎に極性の反転した信号電圧が充電される。このときに、画面全体を同極性として 1 フレーム毎に反転させてもよいが (フィールド反転方式)、
25 その他にも 1 行毎に逆極性にして反転させる方式 (ライン反転方式)、1 列毎に逆極性にして反転させる方式 (カラム反転方式)、およびライン反

転とカラム反転を組み合わせる市松模様パターンで反転させる方式（ドット反転方式）などがある。これら各方式での画素の充電パターンを描くと、それぞれ図16A、図16B、図16C、および図16Dのようになる。そして、それぞれについて隣接する映像信号電極VSPおよび

- 5 VSQに印加される電圧波形を描くと各図の右側の波形のようになる。

フィールド反転とカラム反転の場合は1フレーム内で映像信号電極に印加される映像信号の極性は一定であるが、ライン反転とドット反転の場合は各走査電極が選択される毎に映像信号の極性が反転される。また、フィールド反転とライン反転の場合は隣接する映像信号電極間での極性は同じであるが、カラム反転とドット反転の場合は逆の極性になる。カラム反転やドット反転の場合、映像信号駆動回路は複数の映像信号電極に極性の異なる2種類の（すなわち正極性と負極性の）映像信号を同時に印加する機能を備えたものとなる。

- 15 これらの各方式のうち、フィールド反転とライン反転においては水平クロストークが発生しやすいことがS. トミタ他 ジャーナル・オブ・ズィ・エス・アイ・ディー1/2（1993年）の第211頁から第218頁（S. Tomita et. al.: Journal of the SID, 1/2 (1993) p.p.211-218）に詳しく説明されている。これを以下に要約する。

フィールド反転とライン反転においては、ある走査電極を選択して画素の充電を行うときにすべての画素が同極性で充電される。すなわち、当該行の画素電極電位は、偶数フィールドの場合には負電圧から正電圧へ、奇数フィールドの場合は正電圧から負電圧へと一斉に変化する。すると、画素電極-対向電極間の容量（液晶容量も含まれる）を介して対向電極の電位が変動してしまい（対向電極は有限のシート抵抗を有している）のでたとえ画面端部で電位を固定しても画面内部では電位が僅かに変動する）、画素に充電される電位もその影響を受けて変動し、クロスト

ークが発生してしまう。これは、共通電極電位の変動のため（式 1 1）の両辺に現れる V_d が左辺と右辺で異なった値となり、画素電極の保持電位 V_{d0} （±）が（式 1 2）で表されるような値にならないために生じるクロストークであるともいえる。

- 5 これに対して、カラム反転とドット反転の場合は、ある行の走査電極が選択されて画素が充電されるときに、隣接する画素間での充電の極性が逆であるので、画素電極－共通電極間容量を介した共通電極の電位変動は互いに相殺しあって、上述のようなクロストークは発生しない。

10 以上の理由から、カラム反転またはドット反転を採用するのが望ましい。

しかしながら、図 3 の回路構成で図 1 5 で説明したような駆動方法により共通電極の電位を変動させる液晶表示装置においては、画面サイズが大きくなるに従って、フリッカや輝度傾斜（輝度ムラ）が顕著に発生することが明らかになってきた。

- 15 また、画面サイズが大きくなると、映像信号の書き込みを行うときの対向電極の電位変動が大きくなり水平クロストークが顕著になってくるため、水平クロストークに対して有利な駆動方式であるカラム反転あるいはドット反転を採用することが必須となる。しかし、図 3 の回路構成で図 1 5 の駆動方法を採用する場合、走査電極を選択する瞬間での共通
20 電極電位を制御することによって、この行に属する画素すべてにわたって映像信号と同極性の一定の重畳電圧を加えて画素電極保持電位の振幅増大効果を得ることになるので、カラム反転やドット反転のように走査電極を選択している間に正負両極性の映像信号が印加される駆動方式の場合にはこのような画素電極保持電位の振幅増大効果が得られない（す
25 なわち、映像信号駆動回路 IC の低電圧化ができない）という問題が発生する。すなわち、従来技術における問題点は、映像信号駆動回路 IC

の低電圧化と水平クロストークの削減を両立し得るような映像表示装置が実現できないということである。

発明の開示

- 5 本発明は、以上で述べたような問題点に鑑みてなされたものであり、その目的は、第 1 にフリッカや輝度傾斜を削減し、第 2 に映像信号駆動回路 I C の低電圧化と水平クロストークの削減を両立しうる表示装置、その駆動方法、および表示素子を提供することにある。

- 10 前記の目的を達成するため、本発明に係る第 1 の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示装置であって、

- 15 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

- 20 $\alpha_{gd} = C_{gd} / C_{tot}$, $\alpha_{st} = C_{st} / C_{tot}$... (式 1)
で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

第 1 の表示装置は、表示周期に応じて、映像信号電極に極性の異なる 2 種類の映像信号を印加する映像信号駆動回路を備えることが好ましい。

- 25 また、第 1 の表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも 2 値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも 2 値の出力電位レ

ペルを有することが好ましい。

第1の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル
5 V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、
10 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha s t V_{cp} / 2 \quad \dots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c(+))$$

15
$$- \Delta V_c(-) \quad \dots (\text{式 } 3))$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくすることが好ましい。

この場合、前記 γ の、画面内で給電端から近い部分での値を $\gamma(O)$ 、前記画面内で給電端から遠い部分での値を $\gamma(E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma(M)$ とした場合、前記 $\gamma(M)$ は $[\gamma(O) + \gamma(E)] / 2$ よりも小さいことが好ましい。
20

また、 V_{cp} は負の値をとることが好ましい。

第1の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル
25 V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

- 5 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\beta = \alpha g d + \alpha s t (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (式4)$$

- 10 (ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c(+)+\Delta V_c(-)] / 2 \quad \dots (式5)$)

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくすることが好ましい。

- この場合、前記 β の、画面内で給電端から近い部分での値を $\beta(O)$ 、
15 前記画面内で給電端から遠い部分での値を $\beta(E)$ 、距離的にそれらの中間にあたる部分での値を $\beta(M)$ とすると、 $\beta(M)$ は $[\beta(O) + \beta(E)] / 2$ よりも大きいことが好ましい。

また、前記 ΔV_{cc} は負であることが好ましい。

- 第1の表示装置において、ある走査電極が選択されるときには、前記
20 走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

- 前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、
25 映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$5 \quad \gamma = \alpha_{st} V_{cp} / 2 \quad \cdots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c(+)) \\ - \Delta V_c(-) \quad \cdots (\text{式 } 3))$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ

$$\beta = \alpha_{gd} + \alpha_{st} (\Delta V_{cc} / \Delta V_{gon}) \quad \cdots (\text{式 } 4)$$

$$10 \quad (\text{ここで、} \Delta V_{gon} = V_{gon} - V_{goff}, \Delta V_{cc} = [\Delta V_c(+)) + \Delta V_c(-)] / 2 \quad \cdots (\text{式 } 5))$$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくすることが好ましい。

前記の目的を達成するため、本発明に係る第2の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数ある表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$25 \quad \alpha_{gd} = C_{gd} / C_{tot}, \alpha_{st} = C_{st} / C_{tot} \quad \cdots (\text{式 } 1)$$

で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分

と遠い部分において異なった値にしたことを特徴とする。

第2の表示装置は、複数の映像信号電極に極性の異なる2種類の映像信号を同時に印加し、かつ、各々の前記映像信号電極についてみたときに、表示周期に応じて極性の異なる2種類の映像信号を印加する映像信号駆動回路を備えることが好ましい。

また、第2の表示装置は、ある1つの走査電極に属する複数の画素のうち、第1の極性の映像信号を印加する映像信号電極に属する画素の画素電極に接続される蓄積容量の他方の接続先の第1の共通電極と、前記第1の共通電極とは異なり、第2の極性の前記映像信号を印加する前記映像信号電極に属する前記画素の前記画素電極に接続される前記蓄積容量の他方の接続先の第2の共通電極とを備えることが好ましい。

また、第2の表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも2値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも2値の出力電位レベルを有することが好ましい。

また、第2の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極のうち、

前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記第 2 の共通電極の電位は、前記走査電極が選択されるときには、前記第 2 の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

- 5 前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\gamma = \alpha s t V_{cp} / 2 \quad \dots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c (+) - \Delta V_c (-) \quad \dots (\text{式 } 3))$$

10

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくすることが好ましい。

- この場合、前記 γ の、画面内で給電端から近い部分での値を $\gamma (O)$ 、前記画面内で給電端から遠い部分での値を $\gamma (E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma (M)$ とするとき、 $\gamma (M)$ は $[\gamma (O) + \gamma (E)] / 2$ よりも小さいことが好ましい。
- 15

また、前記 V_{cp} は負であることが好ましい。

- 第 2 の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第 1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、
- 20

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極のうち、

- 前記第 1 の共通電極の電位は、前記走査電極が選択されるときには、前記第 1 の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の
- 25

極性が負の場合には第2の電位レベル $V_c(-)$ となり、

- 前記第2の共通電極の電位は、前記走査電極が選択されるときには、
前記第2の共通電極に対応する前記映像信号電極に印加される前記映像
信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映
5 像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間にお
ける電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位
レベル $V_c(-)$ の、以後の保持期間における電位に対する差を ΔV_c
(-)で表した場合、

$$10 \quad \beta = \alpha_{gd} + \alpha_{st} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式} 4)$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c$
(+) + $\Delta V_c(-)] / 2 \quad \dots (\text{式} 5))$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠
い部分のほうで大きくすることが好ましい。

- 15 この場合、前記 β の、画面内で給電端から近い部分での値を $\beta(O)$ 、
前記画面内で給電端から遠い部分での値を $\beta(E)$ 、距離的にそれらの中
間にあたる部分での値を $\beta(M)$ とすると、 $\beta(M)$ は $[\beta(O) +$
 $\beta(E)] / 2$ よりも大きいことが好ましい。

また、前記 ΔV_{cc} は負であることが好ましい。

- 20 第2の表示装置において、ある走査電極が選択されるときには、前記
走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選
択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル
 V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の

- 25 他方の接続先の共通電極のうち、

前記第1の共通電極の電位は、前記走査電極が選択されるときには、

前記第 1 の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

- 前記第 2 の共通電極の電位は、前記走査電極が選択されるときには、
- 5 前記第 2 の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

- 前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位
- 10 レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\gamma = \alpha s t V_{cp} / 2 \quad \dots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c (+) - \Delta V_c (-) \quad \dots (\text{式 } 3))$$

- で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、
- 15

$$\beta = \alpha g d + \alpha s t (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式 } 4)$$

$$(\text{ここで、} \Delta V_{gon} = V_{gon} - V_{goff}, \Delta V_{cc} = [\Delta V_c (+) + \Delta V_c (-)] / 2 \quad \dots (\text{式 } 5))$$

- で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくすることが好ましい。
- 20

- 前記の目的を達成するため、本発明に係る第 3 の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記
- 25 画素電極と対向する前記共通電極および当段の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有する表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、

前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots \text{ (式 6)}$$

で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

第 3 の表示装置は、表示周期に応じて、映像信号電極に極性の異なる 2 種類の映像信号を印加する映像信号駆動回路を備えることが好ましい。

また、第 3 の表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも 2 値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも 2 値の出力電位レベルを有することが好ましい。

第 3 の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第 1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位レベル $V_c (-)$ の、以後の保持期間における電位に対する差を ΔV_c

(-) で表した場合、

$$\gamma = \alpha l c V c p / 2 \quad \cdots \text{(式 7)}$$

$$(\text{ここで、} V c p = \Delta V c (+) - \Delta V c (-) \quad \cdots \text{(式 8)})$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくすることが好ましい。

この場合、前記 γ の、画面内で給電端から近い部分での値を $\gamma (O)$ 、前記画面内で給電端から遠い部分での値を $\gamma (E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma (M)$ とするとき、 $\gamma (M)$ は $[\gamma (O) + \gamma (E)] / 2$ よりも小さいことが好ましい。

10 また、前記 $V c p$ は負であることが好ましい。

第 3 の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第 1 の電位レベル $V g o n$ となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル $V g o f f$ となり、

15 前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第 1 の電位レベル $V c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V c (-)$ となり、

前記共通電極の第 1 の電位レベル $V c (+)$ の、以後の保持期間における電位に対する差を $\Delta V c (+)$ で表し、前記共通電極の第 2 の電位レベル $V c (-)$ の、以後の保持期間における電位に対する差を $\Delta V c (-)$ で表した場合、

$$\beta = \alpha g d + \alpha l c (\Delta V c c / \Delta V g o n) \quad \cdots \text{(式 9)}$$

$$(\text{ここで、} \Delta V g o n = V g o n - V g o f f, \Delta V c c = [\Delta V c (+) + \Delta V c (-)] / 2 \quad \cdots \text{(式 10)})$$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠

い部分のほうで大きくすることが好ましい。

この場合、前記 β の、画面内で給電端から近い部分での値を $\beta(O)$ 、前記画面内で給電端から遠い部分での値を $\beta(E)$ 、距離的にそれらの中間にあたる部分での値を $\beta(M)$ とすると、 $\beta(M)$ は $[\beta(O) +$
 5 $\beta(E)] / 2$ よりも大きいことが好ましい。

また、前記 ΔV_{cc} は負であることが好ましい。

第3の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル
 10 V_{goff} となり、

前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

15 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha_{lc} V_{cp} / 2 \quad \dots (\text{式7})$$

20 (ここで、 $V_{cp} = \Delta V_c(+)-\Delta V_c(-) \quad \dots (\text{式8})$)

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、

$$\beta = \alpha_{gd} + \alpha_{lc} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式9})$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c$

25 $(+) + \Delta V_c(-)] / 2 \quad \dots (\text{式10})$)

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠

い部分のほうで大きくすることが好ましい。

前記の目的を達成するため、本発明に係る第4の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数ある表示装置であって、

10 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots \text{(式6)}$$

15 で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

第4の表示装置は、複数の映像信号電極に極性の異なる2種類の映像信号を同時に印加し、かつ、各々の前記映像信号電極についてみたときに、表示周期に応じて極性の異なる2種類の映像信号を印加する映像信号駆動回路を備えることが好ましい。

また、第4の表示装置は、ある1つの走査電極に属する複数の画素のうち、第1の極性の映像信号を印加する映像信号電極に属する画素の画素電極と表示媒質を介して対向する第1の共通電極と、前記第1の共通電極とは異なり、第2の極性の前記映像信号を印加する前記映像信号電極に属する前記画素の前記画素電極と前記表示媒質を介して対向する第2の共通電極とを備えることが好ましい。

また、第4の表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも2値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも2値の出力電位レベルを有することが好ましい。

5 第4の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

10 前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

15 前記第2の共通電極の電位は、前記走査電極が選択されるときには、前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

20 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha \cdot 1/c \cdot V_{cp} / 2 \quad \dots \text{(式7)}$$

25 (ここで、 $V_{cp} = \Delta V_c(+)-\Delta V_c(-)$ \dots (式8))

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠

い部分のほうで小さくすることが好ましい。

この場合、前記 r の、画面内で給電端から近い部分での値を $r(O)$ 、前記画面内で給電端から遠い部分での値を $r(E)$ 、距離的にそれらの中間にあたる部分での値を $r(M)$ とすると、 $r(M)$ は $[r(O) +$
5 $r(E)] / 2$ よりも小さいことが好ましい。

また、前記 V_{cp} は負であることが好ましい。

第4の表示装置において、ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル
10 V_{goff} となり、

前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極
15 性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記第2の共通電極の電位は、前記走査電極が選択されるときには、前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、
20

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$25 \quad \beta = \alpha_{gd} + \alpha_{lc} (\Delta V_{cc} / \Delta V_{gon}) \quad \cdots \text{(式9)}$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c$

$(+) + \Delta V_c (-)] / 2 \dots (\text{式 } 10))$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくすることが好ましい。

- この場合、前記 β の、画面内で給電端から近い部分での値を $\beta (O)$ 、
- 5 前記画面内で給電端から遠い部分での値を $\beta (E)$ 、距離的にそれらの中間にあたる部分での値を $\beta (M)$ とするとき、 $\beta (M)$ は $[\beta (O) + \beta (E)] / 2$ よりも大きいことが好ましい。

また、前記 ΔV_c は負であることが好ましい。

- 第4の表示装置において、ある走査電極が選択されるときには、前記
- 10 走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

- 15 前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第1の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c (-)$ となり、

- 前記第2の共通電極の電位は、前記走査電極が選択されるときには、
- 20 前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c (-)$ となり、

- 前記共通電極の第1の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第2の電位
- 25 レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\gamma = \alpha l c V_{cp} / 2 \quad \dots \text{(式7)}$$

$$(\text{ここで、} V_{cp} = \Delta V_c (+) - \Delta V_c (-) \quad \dots \text{(式8)})$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、

$$5 \quad \beta = \alpha g d + \alpha l c (\Delta V_{cc} / \Delta V_{gon}) \quad \dots \text{(式9)}$$

$$(\text{ここで、} \Delta V_{gon} = V_{gon} - V_{goff}, \Delta V_{cc} = [\Delta V_c (+) + \Delta V_c (-)] / 2 \quad \dots \text{(式10)})$$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくすることが好ましい。

- 10 第1および第2の表示装置において、前記表示媒質は液晶であることを特徴とする。

この場合、前記画素電極と前記対向電極とが液晶層を挟んで平行平板容量を形成する構造であることを特徴とする。

- 15 第3および第4の表示装置において、前記表示媒質は液晶であることを特徴とする。

この場合、前記共通電極は前記画素電極と同一基板に形成され、前記基板に平行な電界により前記液晶を動作させることを特徴とする。

- 20 第1から第4の表示装置において、前記 C_{tot} を構成する容量の少なくとも1つが、2つの導電層あるいは半導体層が絶縁層を挟み込むことによって形成される容量を含み、前記2つの導電層あるいは半導体層のオーバーラップする面積を、画面内で給電端から近い部分と遠い部分において異ならせることにより、 $\alpha s t$ または $\alpha l c$ 、および $\alpha g d$ を画面内で給電端から近い部分と遠い部分において異った値にすることが好ましい。

- 25 前記の目的を達成するため、本発明に係る表示装置の第1の駆動方法は、第1または第2の表示装置を駆動する方法であって、

前記画素電極に、前記スイッチング素子を介して電位を書き込んだ後に、前記C s tを介した電圧であり、しかも画面内で給電端から近い部分と遠い部分において異なった値を有する電圧を重畳することを特徴とする。

- 5 第1の駆動方法において、ある走査電極が選択されるときに、前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極に、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ を印加し、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ を印加することが好ましい。

- 10 前記の目的を達成するため、本発明に係る表示装置の第2の駆動方法は、第3または第4の表示装置を駆動する方法であって、

前記画素電極に、前記スイッチング素子を介して電位を書き込んだ後に、前記C l cを介した電圧であり、しかも画面内で給電端から近い部分と遠い部分において異なった値を有する電圧を重畳することを特徴と

- 15 する。

第2の駆動方法において、ある走査電極が選択されるときに、前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極に、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ を印加し、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$

- 20 を印加することが好ましい。

前記の目的を達成するため、本発明に係る第5の表示装置は、画素電極の電位によって表示媒質への印加電圧を制御し、かつ前記表示媒質に正負両極性の電圧を印加することにより表示を行う表示装置であって、

- 25 前記画素電極以外の電極から前記画素電極に容量結合電圧が重畳され、前記表示媒質に正極性の電圧が印加される場合と負極性の電圧が印加される場合とで、前記容量結合電圧の表示領域内での分布を異ならせたこ

とを特徴とする。

第5の表示装置において、前記画素電極以外の電極は、共通電極であることを特徴とする。

前記の目的を達成するため、本発明に係る第6の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示装置であって、
5 前記走査電極からの容量結合電圧と、前記共通電極からの容量結合電圧とを画面内で分布を持たせることによりフリッカおよび輝度傾斜を同時に補正することを特徴とする。

前記の目的を達成するため、本発明に係る第7の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有する表示装置であって、
15 前記走査電極からの容量結合電圧と、前記共通電極からの容量結合電圧とを画面内で分布を持たせることによりフリッカおよび輝度傾斜を同時に補正することを特徴とする。

前記の目的を達成するため、本発明に係る第8の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有する表示装置であって、
25

ある1つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数あることを特徴とする。

5 前記の目的を達成するため、本発明に係る第9の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質を有する表示装置であって、

ある1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数あることを特徴とする。

10 前記の目的を達成するため、本発明に係る第1の表示素子は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示素子であって、

15 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{st} = C_{st} / C_{tot} \quad \dots \text{(式1)}$$

20 で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

前記の目的を達成するため、本発明に係る第2の表示素子は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記
25 画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有し、ある1

つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数ある表示素子であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極
5 間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{st} = C_{st} / C_{tot} \quad \dots (\text{式1})$$

で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

10 前記の目的を達成するため、本発明に係る第3の表示素子は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極
15 と前記画素電極との間に形成された蓄積容量を有する表示素子であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$20 \quad \alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots (\text{式6})$$

で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

前記の目的を達成するため、本発明に係る第4の表示素子は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング
25 素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記

画素電極と対向する前記共通電極および当段の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数ある表示素子であって、

- 5 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots (\text{式 } 6)$$

- 10 で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする。

- 前記の目的を達成するため、本発明に係る第10の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有し、前記走査電極は表示領域の片側のみから給電され、前記共通電極は少なくとも前記表示領域で前記走査電極が給電されるのと反対側の辺で電位が固定された表示装置であって、

- 20 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot} \quad \dots (\text{式 } 101)$$

- 25 で表される α_{gd} の、表示領域内で前記走査電極の給電端から最も遠い部分での値を $\alpha_{gd}(F)$ とした場合、表示領域内で前記走査電極の給

電端から最も遠い部分と最も近い部分の間で、 $\alpha g d$ の値が $\alpha g d (F)$ よりも大きくなるような位置が存在することを特徴とする。

前記の目的を達成するため、本発明に係る第11の表示装置は、マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、前記走査電極は表示領域の片側のみから給電され、前記共通電極は少なくとも前記表示領域で前記走査電極が給電されるのと反対側の辺で電位が固定された表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を $C g d$ で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を $C l c$ で表し、前記画素電極に電氣的に接続される全容量の総和を $C t o t$ で表した場合、

$$\alpha g d = C g d / C t o t \quad \cdots (式101)$$

で表される $\alpha g d$ の、表示領域内で前記走査電極の給電端から最も遠い部分での値を $\alpha g d (F)$ とすると、表示領域内で前記走査電極の給電端から最も遠い部分と最も近い部分の間で、 $\alpha g d$ の値が $\alpha g d (F)$ よりも大きくなるような位置が存在することを特徴とする。

第1から第4の表示装置において、前記画素電極に正極性の映像信号が充電された後の保持期間と、前記画素電極に負極性の前記映像信号が充電された後の保持期間において、共通電極電位が異なることが好ましい。

また、第1から第4の表示装置において、前記走査信号駆動回路は、複数の行に同時に書き込みを行うことが好ましい。

この場合、前記表示媒質はOCBモードの液晶であることを特徴とする。

また、第1から第4の表示装置において、前記走査信号駆動回路と前記共通電極電位制御回路はいずれも前記スイッチング素子と同じ基板内に作り込まれることが好ましい。

また、第1から第4の表示装置において、前記表示媒質は、電流によって光学的状態を制御する媒質と補助スイッチング素子からなることが好ましい。

この場合、電流によって光学的状態を制御する前記媒質は、有機エレクトロルミネセンス媒質であることを特徴とする。

上記の構成によれば、アクティブマトリクス型の液晶表示装置において、フリッカあるいは輝度傾斜を大幅に低減することができる。また、ドット反転／カラム反転型の画素構成を採用することも可能となり、水平クロストークを抑制することができる。

このように、大型高解像度の液晶表示装置の駆動電圧・消費電力を低減し、均一性を大幅に高めることができるので、産業上の価値は極めて大である。

図面の簡単な説明

図1は、本発明の第1の実施形態に係る表示装置の画素レイアウトを示す平面図である。

図2は、図1のA-A'線に沿った断面図である。

図3は、本発明の第1の実施形態に係る表示装置の回路構成図である。

図4は、本発明の第2の実施形態に係る表示装置の画素レイアウトを示す平面図である。

図5は、本発明の第2の実施形態に係る表示装置の回路構成図である。

図 6 A は、本発明の第 2 の実施形態に係る表示装置のドット反転駆動による駆動方法を説明するための奇数フレームの波形図である。

図 6 B は、本発明の第 2 の実施形態に係る表示装置のドット反転駆動による駆動方法を説明するための偶数フレームの波形図である。

5 図 7 A は、本発明の第 2 の実施形態に係る表示装置のカラム反転駆動による駆動方法を説明するための奇数フレームの波形図である。

図 7 B は、本発明の第 2 の実施形態に係る表示装置のカラム反転駆動による駆動方法を説明するための偶数フレームの波形図である。

10 図 8 は、本発明の第 4 の実施形態に係る表示装置の 1 画素分回路図である。

図 9 は、本発明の第 4 の実施形態に係る表示装置の画素レイアウトを示す平面図である。

図 10 は、図 9 の A - A' に沿った断面図である。

15 図 11 は、本発明の第 4 の実施形態に係る表示装置の回路構成図である。

図 12 は、本発明の第 5 の実施形態に係る表示装置の画素レイアウトを示す平面図である。

図 13 は、本発明の第 5 の実施形態に係る表示装置の回路構成図である。

20 図 14 は、従来および本発明の第 1 の実施形態に係る表示装置の 1 画素分回路図である。

図 15 は、従来および本発明の第 1 の実施形態に係る表示装置の駆動方法を説明するための波形図である。

25 図 16 A は、フィールド反転方式における画素の極性パターンと走査信号波形を示す図である。

図 16 B は、ライン反転方式における画素の極性パターンと走査信号

波形を示す図である。

図 1 6 C は、カラム反転方式における画素の極性パターンと走査信号波形を示す図である。

図 1 6 D は、ドット反転方式における画素の極性パターンと走査信号
5 波形を示す図である。

図 1 7 は、給電端から近い部分と遠い部分で再充電電圧が異なることを説明するための波形図である。

図 1 8 は、再充電電圧の大小関係を説明するための図である。

図 1 9 A は、 β の画面内での分布の与え方の一例を示す図である。

10 図 1 9 B は、 β の画面内での分布の与え方の一例を示す図である。

図 1 9 C は、 β の画面内での分布の与え方の一例を示す図である。

図 1 9 D は、 β の画面内での分布の与え方の一例を示す図である。

図 2 0 A は、 γ の画面内での分布の与え方の一例を示す図である。

図 2 0 B は、 γ の画面内での分布の与え方の一例を示す図である。

15 図 2 0 C は、 γ の画面内での分布の与え方の一例を示す図である。

図 2 0 D は、 γ の画面内での分布の与え方の一例を示す図である。

図 2 1 は、最適な β および γ の分布を考察するためのモデル回路図である。

図 2 2 は、図 2 1 のモデル回路の構成単位回路図である。

20 図 2 3 は、図 2 1 のモデル回路における各節点での電圧の時間変化を示す図である。

図 2 4 は、モデル計算により導かれた再充電電圧の画面内分布を示す図である。

図 2 5 A は、 β の画面内での分布の与え方の別の一例を示す図である。

25 図 2 5 B は、 β の画面内での分布の与え方の別の一例を示す図である。

図 2 6 A は、走査電極と共通電極の給電方法の一例と再充電電圧の関

係を示す図である。

図 2 6 B は、走査電極と共通電極の給電方法の一例と再充電電圧の関係を
示す図である。

図 2 6 C は、走査電極と共通電極の給電方法の一例と再充電電圧の関
5 係を示す図である。

図 2 6 D は、走査電極と共通電極の給電方法の一例と再充電電圧の関
係を示す図である。

図 2 6 E は、走査電極と共通電極の給電方法の一例と再充電電圧の関
係を示す図である。

10 図 2 6 E' は、走査電極と共通電極の給電方法の一例と再充電電圧の
関係を示す図である。

図 2 7 は、本発明の表示装置の別の一例における 1 画素分回路図であ
る。

図 2 8 A は、本発明の他の実施形態に係る表示装置の駆動方法を説明
15 するための奇数フレームの波形図である。

図 2 8 B は、本発明の他の実施形態に係る表示装置の駆動方法を説明
するための偶数フレームの波形図である。

図 2 9 A は、本発明の他の実施形態に係る表示装置の別の駆動方法を
説明するための奇数フレームの波形図である。

20 図 2 9 B は、本発明の他の実施形態に係る表示装置の別の駆動方法を
説明するための偶数フレームの波形図である。

図 3 0 は、p チャネル型の T F T において再充電電圧の大小関係を説
明する図である。

図 3 1 は、有機エレクトロルミネセンス素子を用いた表示装置に本発
25 明を適用する場合の画素構成図である。

図 3 2 は、 $\Delta \alpha g d = \alpha g d (E) - \alpha g d (O)$ 、および $\Delta \alpha s t =$

$\alpha_{st}(E) - \alpha_{st}(O)$ とした場合に、輝度傾斜およびフリッカを共に削減できるような $\Delta\alpha_{gd}$ と $\Delta\alpha_{st}$ の範囲を示す図である。

図33Aは、シミュレーションにより表示領域内での C_{st} と C_{gd} の最適分布を求めた図である。

- 5 図33Bは、シミュレーションにより表示領域内での C_{st} と C_{gd} の最適分布を求めた図である。

図33Cは、シミュレーションにより表示領域内での C_{st} と C_{gd} の最適分布を求めた図である。

- 10 図33Dは、シミュレーションにより表示領域内での C_{st} と C_{gd} の最適分布を求めた図である。

発明を実施するための最良の形態

(従来例の問題点の分析)

- 15 本発明の実施形態の具体例を述べる前に、背景技術で述べたように、画面サイズが大きくなるに従ってフリッカと輝度傾斜が顕著になるという第一の問題点の発生原因を詳細に解析した結果について述べる。

- なお、以下特に断りの無い限り、走査信号（走査電極に加える駆動信号）および共通電極制御信号は画面の両側から給電する場合を想定する。そして、画面内で、走査電極（および共通電極）の給電端から近い部分、
20 すなわち画面両端部分を文字通り「給電端から近い部分」と呼び、画面中央を「給電端から遠い部分」と呼ぶ。

第一に、この問題点を考察するにあたって考察しなければならない再充電という現象について説明する。

- いま、例として図15で走査電極が選択された後、電位が V_{gon} から V_{goff} へ移行するときに注目する。給電端から近い部分においてはこの電圧変化が迅速に生じるが、給電端から遠い部分においては走査
25

電極自身のもつCR時定数のために波形に歪みが生じ、電位の推移がなだらかになる（但し、 V_c が $V_c(\pm)$ から $V_{c\ off}$ へと変化するまでには走査電極電位の推移はほぼ完了するとする）。給電端から近い部分と遠い部分において走査電極電位波形の様子を描くと図17の V_g のようになる。画素電極電位 V_d は、充電が完了した時点では映像信号電圧 $V_{sig}(+)$ または $V_{sig}(-)$ にほぼ等しい（図17では $V_{sig}(+)$ の場合を示している）が、図14の回路の C_{gd} による容量結合のため、 V_g の変化に伴って変動してしまう。 V_g が $V_{g\ on}$ から $V_{g\ off}$ へ変化するときの、容量結合に伴う V_d の変化分 ΔV_a は、給電端からの距離にかかわらず、以下の（式15）で表される。

$$\Delta V_a = - (C_{gd} / C_{tot}) (V_{g\ on} - V_{g\ off})$$

（ここで、 $C_{tot} = C_{gd} + C_{lc} + C_{st}$ ） …（式15）

この電圧変化分 ΔV_a を突き抜け（フィードスルー）と呼ぶことにする。

この電圧値は映像信号の極性によらずほぼ同じ値である。

ところが、走査電極電位が立ち下がるときにTF TはすぐにOFF状態になるのではなく、スイッチング閾値（映像信号電極電位より閾値電圧分だけ上の電位）を通過するとき初めてOFFになる（但し、TF Tは、遅くとも映像信号電極電位が次の走査期間電圧に向かって移行し始めるまでにはOFFになるとしている）。よって、走査電極電位立ち下がり開始からスイッチング閾値通過までの有限の時間（図17中 T_o あるいは T_e で示した期間）に、突き抜けによって発生する映像信号電極—画素電極間（TF Tのソース・ドレイン間）の電位差を埋め合わせようとしてTF Tに電流が流れてしまう。このため、画素電極電位の実際の変化分の絶対値は $|\Delta V_a|$ より小さくなる。TF Tに電流が流れることによって生じる電圧差を ΔV_b で表すと、画素電極電位の変化分は $\Delta V_a + \Delta V_b$ となる。図17に、このときの画素電極電位 V_d の変化

の様子も併せて示す。走査信号駆動回路の給電端から遠くなるほど V_g の波形がなだらかになり、T F T が O F F になるまでの時間が長くなるので、 ΔV_b は一般に給電端から遠くなるに従って大きくなる。なお、このときに T F T に流れる電流を再充電電流と呼び、これによって生じる電圧差 ΔV_b を再充電電圧と呼ぶことにする。

なお、以上で述べたスイッチング閾値は、偶数フレーム（正極性の映像信号を充電する場合）と奇数フレーム（負極性の映像信号を充電する場合）では異なった値になる。走査電極電位が $V_{g\ on}$ から $V_{g\ off}$ に移行するときの、スイッチング閾値のレベルを正極性、負極性それぞれについて描くと図 18 のようになる。これを基に、給電端から近い部分と遠い部分それぞれについて、T F T が O F F になるまでの時間、すなわち再充電が発生する期間（上述の T_o あるいは T_e に相当）を正負各極性について示すと下の棒グラフのようになる。棒グラフの長さが再充電電流、従って再充電電圧の大きさにほぼ対応するので、給電端から近い部分での正極性および負極性の場合の再充電電圧をそれぞれ ΔV_b (O, +) および ΔV_b (O) とし、遠い部分でのそれらを ΔV_b (E, +) および ΔV_b (E) とすると、以下の（式 16）の関係があることがわかる。

$$\begin{aligned} \Delta V_b (O, +) &< \Delta V_b (E, +) \\ \Delta V_b (O) &< \Delta V_b (E) \\ \Delta V_b (O, +) - \Delta V_b (O) &> \Delta V_b (E, +) - \Delta V_b (E) \end{aligned}$$

…（式 16）

なお、参考までに述べておくと、ここでは簡単のため偶数フレームと奇数フレームにおいて走査電極電位の立ち下がり波形は同じであるとしたが、必ずしも同じでないこともありうる。特に、T F T のチャネル容量の非線形性（T F T が O N のときのゲート・ソース間容量、あるいは

ゲート・ドレイン間容量がOFFのときのそれらよりも大きくなる)を考慮すれば、映像信号が負極性のほうが見かけ上容量が大きくなり、従って走査電極電位立ち下りのCR時定数が大きくなり、立ち下がり方が遅くなるということもありうる。しかし、そのような場合でも(式16)

5 の関係が成り立つことには変わりはない。

第二に、フリッカおよび輝度傾斜と再充電電圧の関係について数式的に説明する。いま、給電端から近い部分と遠い部分での、画素電極保持電位の値 $V_{do}(O, +)$ 、 $V_{do}(O)$ 、および $V_{do}(E, +)$ 、 $V_{do}(E)$ は、(式12)に上述の再充電の効果を加えて、(式17)のよう

10 うに表せる。

$$V_{do}(O, +) = V_{sig}(+) - \alpha_{st} \Delta V_c(+) - \alpha_{gd} \Delta V_{gon} + \Delta V_b(O, +)$$

$$V_{do}(O) = V_{sig}(-) - \alpha_{st} \Delta V_c(-) - \alpha_{gd} \Delta V_{gon} + \Delta V_b(O)$$

$$15 \quad V_{do}(E, +) = V_{sig}(+) - \alpha_{st} \Delta V_c(+) - \alpha_{gd} \Delta V_{gon} + \Delta V_b(E, +)$$

$$V_{do}(E) = V_{sig}(-) - \alpha_{st} \Delta V_c(-) - \alpha_{gd} \Delta V_{gon} + \Delta V_b(E)$$

… (式17)

20 (式17)において、給電端から近い部分と遠い部分での画素電極電位のDC平均レベル $V_{dc}(O)$ 、 $V_{dc}(E)$ および液晶印加電圧実効値 $V_{eff}(O)$ 、 $V_{eff}(E)$ を計算すると、(式18)のようになる。

$$V_{dc}(O) = [V_{do}(O, +) + V_{do}(O)] / 2$$

$$= [V_{sig}(+) + V_{sig}(-)] / 2 - \alpha_{st} \Delta V_{cc} - \alpha_{gd}$$

$$25 \quad \Delta V_{gon} + [\Delta V_b(O, +) + \Delta V_b(O)] / 2$$

$$V_{eff}(O) = [V_{do}(O, +) - V_{do}(O)] / 2$$

$$\begin{aligned}
&= [V_{sig}(+) - V_{sig}(-)] / 2 - \alpha_{st} V_{cp} / 2 \\
&\quad + [\Delta V_b(O, +) - \Delta V_b(O)] / 2 \\
V_{dc}(E) &= [V_{do}(E, +) + V_{do}(E)] / 2 \\
&= [V_{sig}(+) + V_{sig}(-)] / 2 - \alpha_{st} \Delta V_{cc} - \alpha_{gd} \\
5 \quad \Delta V_{gon} &+ [\Delta V_b(E, +) + \Delta V_b(E)] / 2 \\
V_{eff}(E) &= [V_{do}(E, +) - V_{do}(E)] / 2 \\
&= [V_{sig}(+) - V_{sig}(-)] / 2 - \alpha_{st} V_{cp} / 2 \\
&\quad + [\Delta V_b(E, +) - \Delta V_b(E)] / 2 \\
&\quad \dots (式 18)
\end{aligned}$$

10 但し、 ΔV_{cc} および V_{cp} は以下の(式 19)で与えられる。

$$\begin{aligned}
\Delta V_{cc} &= [\Delta V_c(+) + \Delta V_c(-)] / 2 \\
&= [V_c(+) + V_c(-)] / 2 - V_{coff} \\
V_{cp} &= \Delta V_c(+) - \Delta V_c(-) \\
&= V_c(+) - V_c(-)
\end{aligned}$$

15 $\dots (式 19)$

(式 18)の第1式、第3式で与えられるDC平均レベル $V_{dc}(O)$ および $V_{dc}(E)$ は、対向電極の電位をこの値に一致させれば液晶に印加される電圧の時間平均値が0になり、フリッカが見えなくなるという電圧値である。しかし、(式 18)と(式 16)により、以下の(式 20)で表される関係が得られ、DC平均レベルが画面内で異なる値を持つことになり(給電端から遠い部分のほうが近い部分よりも大きい)、全画面で同時にフリッカをなくすことは不可能である。

$$\begin{aligned}
V_{dc}(E) - V_{dc}(O) &= [\Delta V_b(E, +) + \Delta V_b(E)] / 2 - [\Delta V_b(O, +) + \Delta V_b(O)] / 2 > 0 \\
25 \quad &\dots (式 20)
\end{aligned}$$

一方、(式 17)の第2式、第4式で与えられる V_{eff} は液晶に印加

される電圧の実効値に相当し、液晶はこの実効値に対応した輝度（透過率）を呈示する。しかし、（式 1 8）と（式 1 6）により、以下の（式 2 1）で表される関係が得られ、液晶印加電圧実効値も画面内で分布（傾斜）をもつ（給電端から遠い部分のほうが近い部分よりも小さい）ことになる。

$$V_{eff}(E) - V_{eff}(O) = [\Delta V_b(E, +) - \Delta V_b(E)] / 2 - [\Delta V_b(O, +) - \Delta V_b(O)] / 2 < 0$$

…（式 2 1）

以上が、再充電電圧の画面内分布によりフリッカや輝度傾斜が現れる理由である。

さて、画面サイズが大きくなると、給電端から遠い部分の、給電端からの距離は必然的に大きくなる。すると、上述の再充電電圧 ΔV_b の、給電端から遠い部分と近い部分の差は大きくなり、フリッカや輝度傾斜も大きくなる。

また、画面サイズが大きい場合には共通電極の電位変動による影響も無視できなくなる。すなわち、走査電極電位が V_{gon} から V_{goff} に変化したときに、画素電極電位は突き抜けにより低下するが、そのとき同時に、図 1 4 の C_{gd} および C_{st} によって作られる走査電極－共通電極間の容量結合により、共通電極の電位も低下する。この電位低下は共通電極の給電端から近い部分では小さいが、遠い部分では大きくなる。共通電極電位が低下するとそれに引っ張られて画素電極電位はさらに低下する。すると、共通電極電位が全く変化しないと仮定した場合に比べて大きい再充電電流が画素電極に向けて流れる。従って、給電端から遠い部分での画素電極保持電位が給電端から近い部分に比べて格段に大きくなり、輝度傾斜やフリッカ等の問題がさらに顕著になる。

（本発明の原理説明 1：輝度傾斜・フリッカ低減の原理）

以上の分析を行った上で、輝度傾斜、およびフリッカをなくするための手段を見いだした。これが本発明の内容であり、 α_{st} および α_{gd} の値に画面内で傾斜をもたせるというものである。以下、その原理について説明する。

- 5 いま、 α_{st} および α_{gd} が画面内で一定でない（すなわち、 C_{gd} 、 C_{st} 、および C_{lc} のいずれか少なくともひとつが一定でない）とする。そして、給電端から近い部分での α_{st} および α_{gd} をそれぞれ $\alpha_{st}(O)$ 、 $\alpha_{gd}(O)$ とし、遠い部分でのそれらをそれぞれ $\alpha_{st}(E)$ 、 $\alpha_{gd}(E)$ とする。ここで“O”は給電端から近い部分、“E”は給電
10 端から遠い部分を示している。

給電端から近い部分と遠い部分それぞれについて、正および負に充電される場合について、(式17)を適用すると(式22)の4個の式が得られる。

$$\begin{aligned}
 V_{do}(O, +) &= V_{sig}(+) - \alpha_{st}(O) \Delta V_c(+) \\
 &\quad - \alpha_{gd}(O) \Delta V_{gon} + \Delta V_b(O, +) \\
 V_{do}(O, -) &= V_{sig}(-) - \alpha_{st}(O) \Delta V_c(-) \\
 &\quad - \alpha_{gd}(O) \Delta V_{gon} + \Delta V_b(O, -) \\
 V_{do}(E, +) &= V_{sig}(+) - \alpha_{st}(E) \Delta V_c(+) \\
 &\quad - \alpha_{gd}(E) \Delta V_{gon} + \Delta V_b(E, +) \\
 20 \quad V_{do}(E, -) &= V_{sig}(-) - \alpha_{st}(E) \Delta V_c(-) \\
 &\quad - \alpha_{gd}(E) \Delta V_{gon} + \Delta V_b(E, -) \\
 &\quad \dots \text{(式22)}
 \end{aligned}$$

- なお、ここで、例えば $V_{do}(j, \pm)$ ($j = O$ または E)という表記は、位置 j ($j = O \rightarrow$ 給電端から近い部分、 $j = E \rightarrow$ 給電端から遠い部分)
25 での正充電時 (+) または負充電時 (-) に関する量であるという意味である。 $V_{sig}(\pm)$ 、 $\Delta V_b(j, \pm)$ に関しても同様である。

従来技術の場合は、 ΔV_b の値が給電端から近い部分と遠い部分で異なっていたことにより、 V_{do} も同じように異なり、フリッカおよび輝度傾斜が発生していた。本発明では、各2つずつの α_{st} および α_{gd} の値を独立に変化させることにより、 ΔV_b の値の違いを補正しようとするものである。まず、(式17)から(式18)のようにDC平均レベル $V_{dc}(O)$ 、 $V_{dc}(E)$ および液晶印加電圧実効値 $V_{eff}(O)$ 、 $V_{eff}(E)$ を計算したのと同様に、(式22)からこれらを計算すると、以下の(式23)のようになる。

$$\begin{aligned}
 V_{dc}(O) &= [V_{do}(O, +) + V_{do}(O, -)] / 2 \\
 10 \quad &= [V_{sig}(+) + V_{sig}(-)] / 2 - \alpha_{st}(O) \Delta V_{cc} \\
 &\quad - \alpha_{gd}(O) \Delta V_{gon} + [\Delta V_b(O, +) \\
 &\quad + \Delta V_b(O, -)] / 2 \\
 V_{eff}(O) &= [V_{do}(O, +) - V_{do}(O, -)] / 2 \\
 &= [V_{sig}(+) - V_{sig}(-)] / 2 - \alpha_{st}(O) \\
 15 \quad &\quad V_{cp} / 2 + [\Delta V_b(O, +) - \Delta V_b(O, -)] / 2 \\
 V_{dc}(E) &= [V_{do}(E, +) + V_{do}(E, -)] / 2 \\
 &= [V_{sig}(+) + V_{sig}(-)] / 2 - \alpha_{st}(E) \Delta V_{cc} \\
 &\quad - \alpha_{gd}(E) \Delta V_{gon} + [\Delta V_b(E, +) \\
 &\quad + \Delta V_b(E, -)] / 2 \\
 20 \quad V_{eff}(E) &= [V_{do}(E, +) - V_{do}(E, -)] / 2 \\
 &= [V_{sig}(+) - V_{sig}(-)] / 2 - \alpha_{st}(E) \\
 &\quad V_{cp} / 2 + [\Delta V_b(E, +) - \Delta V_b(E, -)] / 2 \\
 &\quad \dots \text{(式23)}
 \end{aligned}$$

ここから、給電端から近い部分と遠い部分での液晶印加電圧実効値の差 ΔV_{eff} を計算すると、(式24)のようになる。

$$\Delta V_{eff} = V_{eff}(E) - V_{eff}(O)$$

$$\begin{aligned}
&= - [\alpha_{st}(E) - \alpha_{st}(O)] V_{cp} / 2 + [\Delta V_b(E, +) \\
&\quad - \Delta V_b(E, -) - \Delta V_b(O, +) + \Delta V_b(O, -)] / 2 \\
&= - [\gamma(E) - \gamma(O)] + [\Delta V_b(E, +) - \Delta V_b(E, -) \\
&\quad - \Delta V_b(O, +) + \Delta V_b(O, -)] / 2
\end{aligned}$$

5 … (式 2 4)

但し、 $\gamma(O)$ および $\gamma(E)$ は、以下の (式 2 5) で与えられる。

$$\gamma(O) = \alpha_{st}(O) V_{cp} / 2$$

$$\gamma(E) = \alpha_{st}(E) V_{cp} / 2$$

… (式 2 5)

10 また、同じく DC 平均レベルの差 ΔV_{dc} を計算すると、以下の (式 2 6) のようになる。

$$\Delta V_{dc} = V_{DC}(E) - V_{DC}(O)$$

$$\begin{aligned}
&= - [\alpha_{st}(E) - \alpha_{st}(O)] \Delta V_{cc} - [\alpha_{gd}(E) \\
&\quad - \alpha_{gd}(O)] \Delta V_{gon} + [\Delta V_b(E, +)
\end{aligned}$$

15 + $\Delta V_b(E, -) - \Delta V_b(O, +) - \Delta V_b(O, -)] / 2$

$$\begin{aligned}
&= - [\beta(E) - \beta(O)] \Delta V_{gon} + [\Delta V_b(E, +) \\
&\quad + \Delta V_b(E, -) - \Delta V_b(O, +) - \Delta V_b(O, -)] / 2
\end{aligned}$$

… (式 2 6)

但し、 $\beta(O)$ および $\beta(E)$ は以下の (式 2 7) で与えられる。

20 $\beta(O) = \alpha_{gd}(O) + \alpha_{st}(O) (\Delta V_{cc} / \Delta V_{gon})$

$$\beta(E) = \alpha_{gd}(E) + \alpha_{st}(E) (\Delta V_{cc} / \Delta V_{gon})$$

… (式 2 7)

輝度傾斜を完全になくすためには (式 2 4) において $\Delta V_{eff} = 0$ であればよく、以下の (式 2 8) を満たすように $\gamma(O)$ と $\gamma(E)$ の関

25 係を選べばよい。

$$\gamma(E) - \gamma(O)$$

$$= [\Delta V_b (E, +) - \Delta V_b (E, -) - \Delta V_b (O, +) + \Delta V_b (O, -)] / 2$$

… (式 28)

(式 16) の第 3 式によれば (式 28) の右辺は負であるので、 $r(O)$ と $r(E)$ の関係は (式 29) であればよい。

$$r(O) > r(E) \quad \dots (式 29)$$

次に、フリッカを完全になくすためには、(式 26) において、 $\Delta V_{dc} = 0$ であればよく、以下の (式 30) を満たすように $\beta(O)$ と $\beta(E)$ の関係を選べばよい。

$$\begin{aligned} 10 \quad & [\beta(E) - \beta(O)] \Delta V_{gon} \\ & = [\Delta V_b (E, +) + \Delta V_b (E, -) - \Delta V_b (O, +) - \Delta V_b (O, -)] / 2 \end{aligned}$$

… (式 30)

(式 16) の第 1 式、第 2 式によれば、(式 28) の右辺は正であり、かつ ΔV_{gon} も正であるので、 $\beta(O)$ と $\beta(E)$ の関係は、以下の (式 31) であればよい。

$$\beta(O) < \beta(E) \quad \dots (式 31)$$

以上のようにして、うまく r および β を選ぶことにより、フリッカ、および輝度傾斜をなくすることができる。

20 以上をまとめると、図 14 の構造のアレイ構成で輝度傾斜、およびフリッカをなくすための条件は次のように表せる。

[1] 輝度傾斜をなくすための必要条件：

r の値が、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうが小さいこと

25 [2] フリッカをなくすための必要条件：

β の値が、画面内で給電端から近い部分に比べて、給電端から遠い部

分のほうが大きいこと

なお、以上においては、添字OおよびEを省略した形で表記している。

- 5 なお、必要条件〔1〕のみを満たして〔2〕を満たさないという構成でももちろんよい。ただ、この構成の場合、輝度傾斜はなくなるがフリッカはなくなる。この条件下で強引にフリッカをなくす方法として、映像信号駆動回路で発生する映像信号に予め補正をかけておくということも考えられるが、これは余分な信号処理回路を付加することを意味し、コストが高くなってしまう。

- 10 逆に、必要条件〔2〕のみを満たして〔1〕を満たさないという構成でももちろんよい。ただ、この構成の場合、フリッカはなくなるが輝度傾斜はなくなる。この条件下で強引に輝度傾斜をなくす方法として、同様に映像信号駆動回路で発生する映像信号に予め補正をかけておくということも考えられるが、この場合もやはり、余分な信号処理回路を付加することを意味し、コストが高くなってしまう。

- 15 これに対して、最も望ましいのは必要条件〔1〕および〔2〕をともに満たす場合である。こうすると、映像信号に予め補正をかけるための余分な信号処理回路なしに、フリッカ・輝度傾斜のない高画質映像が得られ、低コストと高画質を両立することが可能となる。

- 20 なお、 β および γ （あるいは α_{st} および α_{gd} ）を給電端から近い部分と遠い部分で異なる値にする場合に、これらは独立に変化させる必要がある。従って、 α_{st} および α_{gd} に寄与する容量値（別の言い方をすれば、 C_{tot} を構成する容量値） C_{st} 、 C_{gd} 、あるいは C_{lc} のうち少なくとも2つを給電端から近い部分と遠い部分で異なった値にすることにより、 α_{st} および α_{gd} を変化させることが望ましい。

- 25 実際、例えば C_{gd} と C_{lc} は一定として、 C_{st} のみを給電端から近い部分（ここでの C_{st} の値を $C_{st}(O)$ とする）と遠い部分（同

じく $C_{st}(E)$ とする) で異なる値にして $C_{st}(O) < C_{st}(E)$ とした場合、(式14)によれば $\alpha_{gd}(O) > \alpha_{gd}(E)$ 、 $\alpha_{st}(O) < \alpha_{st}(E)$ となる。こうすると、 $V_{cp} < 0$ 、 $\Delta V_{cc} < 0$ (この条件が望ましいことを後に補足として説明する) であるとした場合に、

- 5 (式25) から $r(O) > r(E)$ となり、(式27)により $\beta(O) > \beta(E)$ となる。すると、(式29)は満たされるが、(式31)は満たされない。従って、輝度傾斜削減効果は得られるがフリッカ削減効果は得られない。

- 逆に、 $C_{st}(O) > C_{st}(E)$ とした場合には $r(O) < r(E)$ 、
10 $\beta(O) < \beta(E)$ となり、(式31)は満たされるが、(式29)は満たされず、フリッカ削減効果は得られるが輝度傾斜削減効果は得られない。また、例えば C_{st} と C_{lc} は一定として、 C_{gd} のみを変化させる場合についても同様のことが導かれる。 C_{st} と C_{gd} を一定として、 C_{lc} を変化させる分には問題ない。

- 15 以上のことを、もう少し詳しく説明する。いま、 $\Delta \alpha_{gd} = \alpha_{gd}(E) - \alpha_{gd}(O)$ 、および $\Delta \alpha_{st} = \alpha_{st}(E) - \alpha_{st}(O)$ とおいた場合に、(式29)および(式31)をともに満たすような $\Delta \alpha_{gd}$ および $\Delta \alpha_{st}$ の範囲を示すと、図32のハッチ部のような ($V_{cp} < 0$ 、 $\Delta V_{cc} < 0$ の場合を想定)。これに対して、 C_{gd} と C_{lc} は一定
20 として、 C_{st} のみを給電端から遠い部分と近い部分で変える場合 ($C_{st}(O) \neq C_{st}(E)$)、 $\Delta \alpha_{gd}$ および $\Delta \alpha_{st}$ は(式46)のように表すことができる。

$$\begin{aligned} \Delta \alpha_{gd} &= \alpha_{gd}(E) - \alpha_{gd}(O) \\ &= C_{gd} / (C_{gd} + C_{lc} + C_{st}(E)) - C_{gd} \\ 25 \quad & / (C_{gd} + C_{lc} + C_{st}(O)) \\ &= -C_{gd} [C_{st}(E) - C_{st}(O)] \end{aligned}$$

$$\begin{aligned} & \left/ \left[(C_{gd} + C_{lc} + C_{st}(E)) (C_{gd} + C_{lc} \right. \right. \\ & \left. \left. + C_{st}(O)) \right] \right. \end{aligned}$$

$$\Delta \alpha_{st} = \alpha_{st}(E) - \alpha_{st}(O)$$

$$= C_{st}(E) \left/ (C_{gd} + C_{lc} + C_{st}(E)) - C_{st}(O) \right.$$

$$5 \quad \left/ (C_{gd} + C_{lc} + C_{st}(O)) \right.$$

$$= (C_{gd} + C_{lc}) [C_{st}(E) - C_{st}(O)]$$

$$\begin{aligned} & \left/ \left[(C_{gd} + C_{lc} + C_{st}(E)) (C_{gd} + C_{lc} \right. \right. \\ & \left. \left. + C_{st}(O)) \right] \right. \end{aligned}$$

… (式 4 6)

10 よって、 $\Delta \alpha_{gd}$ と $\Delta \alpha_{st}$ には(式 4 7)の関係があることがわかる。

$$\Delta \alpha_{gd} / \Delta \alpha_{st} = -C_{gd} / (C_{gd} + C_{lc})$$

… (式 4 7)

また、 C_{st} と C_{lc} は一定として、 C_{gd} のみを給電端から遠い部分と近い部分で変える場合 ($C_{gd}(O) \neq C_{gd}(E)$)、同様に考える

15 と (式 4 8) の関係式が得られる。

$$\Delta \alpha_{gd} / \Delta \alpha_{st} = -C_{st} / (C_{st} + C_{lc})$$

… (式 4 8)

いま、(式 4 7)、(式 4 8) 共に右辺は負の値であるから、これらの関係式を図 3 2 に付加すると、いずれも原点を通り傾きが負の直線で与えられる (原点は除く)。よって、(式 4 7) あるいは (式 4 8) の直線はい
20 ずれもハッチ部の領域と共通部分をもたない。すなわち、 C_{st} のみを変える場合や C_{gd} のみを変える場合は、フリッカ削減効果と輝度傾斜削減効果が両立できないことを示している。

(本発明の原理 2 : β および γ の最適分布)

25 ところで、以上では給電端から近い部分と遠い部分を代表点として扱ってきたが、画面内各位置での、 γ および β の変化のパターンとしては、

様々なものが考えられる。 β についてのいくつかの例を図19に、 γ についてのそれを図20に示す。各グラフは、横軸に画面上での水平位置を取り、縦軸に β あるいは γ の値を示している。なお、横軸のO、E、およびMはそれぞれ、給電端から近い部分、給電端から遠い部分、および距離的にそれらの中間にあたる部分を示している。最も考えやすいのは、図19Aあるいは図20Aのように、直線的に変化するパターンである。また、図19Bや図20Bのように、非線形な変化のしかたも考えられるし、あるいは図19Cや図20Cのように、段階的に変化するというのもあり得る。あるいは、図19Dや図20Dのように、一定の部分とある傾斜を有する部分が混在するというのも考え得る。いずれも、給電端から近い部分と給電端から遠い部分での β および γ の値が(式31)や(式29)を満たしているという点では共通である。いずれにおいても本発明の効果は得られる。

中でも図19B、図19Dや、図20B、図20Dのように、 β は給電端から近い部分と遠い部分の間で上に凸、 γ は下に凸な傾向を示す場合が望ましい。その理由を以下に示す。

いま、走査電極はRC分布回路定数をもつ配線であるとみなすことができる。そこで、給電端から近い部分と遠い部分の間全体の容量をC、抵抗をRとして、図21のような5段のRC回路で走査電極を近似的に表す。これは、走査電極の給電端から近い部分と遠い部分の間の部分を5等分し、それぞれを図22のような単位RC回路で表し、縦続接続したものであると考えればよい。走査電極の給電端から近い部分と遠い部分の間の長さをLとすると、図中の各接点電位 V_{g0} 、 V_{g1} 、 V_{g2} 、 V_{g3} 、 V_{g4} 、 V_{g5} 、および V_{gE} はそれぞれ、給電端からの距離が0(給電端から近い部分)、 $L/10$ 、 $3L/10$ 、 $L/2$ 、 $7L/10$ 、 $9L/10$ 、およびL(給電端から遠い部分)の位置での電位に相

当する。給電端から近いほうの端部には、走査信号駆動回路により電圧が供給される。この図 2 1 で、 V_{g0} が走査信号駆動回路の供給電圧であり、 R_g は走査信号駆動回路の内部インピーダンスである。

5 なお、図 1 9 や図 2 0 は、両側から給電する場合を想定した図になっているが、これらは左右対称であるので左半分、あるいは右半分だけに注目して考えれば十分である。図 2 1 の回路モデルはまさに図 1 9 や図 2 0 の左半分だけに注目したものに相当する。

10 この回路で走査電極電位が立ち下がる時、すなわち V_{g0} が ON レベル V_{gon} からオフレベル V_{goff} へとステップ的に変化するときの各接点電位の時間変化は回路方程式として解くことができる。実際に数値計算を行った結果を図 2 3 に示す。なお、ここでは時刻 $t = 0$ の瞬間に走査電極電位 V_{g0} が $V_{gon} \rightarrow V_{goff}$ へと移行するとし、一例として $R_g = R/9$ 、 $V_{gon} = 2.5 \text{ V}$ 、 $V_{goff} = 0 \text{ V}$ の場合について計算を行っている。横軸は CR で規格化している。

15 次に、従来例のように、 C_{gd} 、 C_{st} 、および C_{lc} 等の容量は位置によらず一定であるとして、 ΔV_b が位置とともにどのように変化するかを考察する。各点において画素構造は図 1 4 の回路によって表されるので、 $V_g(n)$ として上記の V_{g0} 、 V_{g1} 、 V_{g2} 、 \dots が印加されたときの画素電極電位 V_d の時間変化を追跡すればよい。この回路に
20 おいて、 $V_c(n)$ 、 V_f および V_s は一定電位であると仮定すれば、 V_d の時間変化は (式 3 2) により表される。

$$I_{ds} + C_{tot} \cdot dV_d / dt - C_{gd} \cdot dV_g(n) / dt = 0$$

… (式 3 2)

25 なお、ここで、 $C_{tot} = C_{gd} + C_{gs} + C_{lc}$ である。また、 I_{ds} は TFT のソース・ドレイン間電流であり、理想 MOS 特性を仮定すれば (式 3 3) のように表される。

$$I_{ds} = k [\{V_g(n) - V_s - V_t\}^2 - \{V_g(n) - V_d - V_t\}^2]$$

(なお、 $V_g(n) - V_s \geq V_t$ 、 $V_g(n) - V_d \geq V_t$)

$$I_{ds} = k \{V_g(n) - V_s - V_t\}^2$$

5 (なお、 $V_g(n) - V_s \geq V_t$ 、 $V_g(n) - V_d < V_t$)

$$I_{ds} = -k \{V_g(n) - V_d - V_t\}^2$$

(なお、 $V_g(n) - V_s < V_t$ 、 $V_g(n) - V_d \geq V_t$)

$$I_{ds} = 0$$

(なお、 $V_g(n) - V_s < V_t$ 、 $V_g(n) - V_d < V_t$)

10 ... (式 3 3)

ここで、 k はTFTの充電能力を示す定数であり、 V_t はTFTの閾値電圧である。(式 3 2)の初期条件は、 $t = 0$ において $V_d = V_s$ 、 $V_g(n) = V_{gon}$ である。また、十分に時間が経過した後($t = \infty$)においては $V_g(n) = V_{goff}$ となり、TFTはOFF状態となつて

15 $I_{ds} = 0$ となり((式 3 3)の第4式の場合)、従つて V_d は一定値になる((式 3 2)より、 $t = \infty$ において $dV_d/dt = 0$ となることが導かれる)。この V_d の最終安定値 V_{do} を数値計算により求め、再充電がないとしたときの最終安定値 V_{do} の値、すなわち(式 3 2)において常に $I_{ds} = 0$ としたときの V_{do} の値、すなわち $V_{do} = V_s - (C_{gd}/C_{tot})(V_{gon} - V_{goff})$ との差をとったものが再充電

20 電圧 ΔV_b に相当する。実際に、一例として $V_t = 2V$ 、 $V_s = 6V$ 、 $C_{gd}/C_{tot} = 0.05$ 、 $k = 6 \times 10^{-9} A/V^2$ として、 ΔV_b の値を各位置で計算した結果を図 2 4に示す。このグラフにおいては、横軸は給電端から近い部分を“0”、給電端から遠い部分を“1”として規格化した値を示している。また、縦軸も、給電端から遠い部分での ΔV_b を“1”と規格化して示している。このグラフからわかるように、

25

再充電電圧の分布は上に凸な形状となる。

このような再充電電圧の分布があると、これによって生じる画素電極のDC平均レベルや液晶印加電圧実効値の分布もやはり図24のような形状になる（ただし、液晶印加電圧実効値のほうは（式21）の右辺が負であることから推測できるように、図24を上下逆転したものになる。DC平均レベルは、（式20）の右辺が正であるので上下反転にはならない）。従って、これらによって生じるフリッカ（DC平均レベルの分布により生じる）や輝度傾斜（液晶印加電圧実効値の分布により生じる）を補正するための β や γ の分布のさせ方も図24に近い形、すなわち β については図19B、 γ については図20Bのようにするのが望ましい（図19Dや図20Dでも勿論よい）。

以上のことを、給電端から近い部分と遠い部分のちょうど距離的に中間にあたる位置（以下、単に中間位置と呼ぶ）に注目して考えてみる。給電端から近い部分での β および γ の値を $\beta(O)$ および $\gamma(O)$ 、給電端から遠い部分での値を $\beta(E)$ および $\gamma(E)$ 、中間位置での値を $\beta(M)$ および $\gamma(M)$ とすると、図19Aや図20Aのように、直線的な傾斜をつけた場合の中間位置での β および γ の値はそれぞれ、 $\beta(M) = [\beta(O) + \beta(E)] / 2$ 、および $\gamma(M) = [\gamma(O) + \gamma(E)] / 2$ で与えられる。これと比較して、フリッカ・輝度傾斜削減の効果が有効に得られるような場合、すなわち図19B、図20Bや図19D、図20Dのような場合は、以下の（式34）の関係が満たされるときであることがわかる。

$$\beta(M) > [\beta(O) + \beta(E)] / 2$$

$$\gamma(M) < [\gamma(O) + \gamma(E)] / 2$$

25 …（式34）

なお、（式34）の第1式はフリッカに関する条件式、第2式は輝度傾斜

に関する条件式である。

- 5 なお、(式 2 9) や (式 3 1) を満たした上で (式 3 4) さえ満たせば、
 上述のフリッカ・輝度傾斜削減の効果は十分得られる。例えば β の場合
 で言えば、図 2 5 A、図 2 5 B に示すように、給電端からの距離に関し
 て必ずしも単調増加にならないこともありうるし、さらに極端な場合に
 は、図 2 5 A に示すように、 β (M) が β (E) を越えることもあり得
 る。しかし、これらの場合でもフリッカ・輝度傾斜削減の効果は得られ
 る。 r についても同様である。

(原理に関する補足事項 1 : V_{cp} と ΔV_{cc} について)

- 10 なお、(式 1 9) の V_{cp} について補足する。(式 1 8) や (式 2 3)
 の V_{eff} に関する式において、第 3 項の再充電に関する項は微小であ
 るとして無視すれば、 $\alpha_{st} V_{cp}$ が負であるとする、液晶への印加
 電圧の実効値は、映像信号振幅 $[V_{sig}(+) - V_{sig}(-)] / 2$
 よりも大きい値となる。これは、背景技術においても述べたように、低
 15 耐圧の映像信号駆動用 IC (例えば、 ~ 5 V) を用いて、その耐圧以上
 の電圧 (例えば $10 \sim 15$ V) を液晶に印加することができるという利
 点を得られることに相当する。よって、 $\alpha_{st} V_{cp}$ は負であることが
 望ましい。 α_{st} は容量比であり常に正であるので、 V_{cp} が負である
 ことが望ましい。
- 20 また、(式 1 9) の ΔV_{cc} について補足する。(式 1 8) や (式 2 3)
 の V_{dc} に関する式において、同じく第 3 項の再充電に関する項は微小
 であるとして無視すれば、以下の (式 3 5) を満たすようにすることに
 より、映像信号の DC 平均レベル $[V_{sig}(+) + V_{sig}(-)] / 2$ と画素電極の DC 平均レベル $V_{dc}(O)$ または $V_{dc}(E)$ を一致
 25 させることができる。

$$\Delta V_{cc} = -(\alpha_{gd} / \alpha_{st}) \Delta V_{gon}$$

… (式 3 5)

このようにすると、映像信号電極と画素電極との間に直流電圧成分がかからなくなり、液晶や絶縁膜中での不要なイオン発生を抑制することができ、経時的な安定性を改善することができる。 ΔV_{gon} 、 α_{gd} 、
5 および α_{st} は正なので、 ΔV_{cc} は負であることが望ましい。なお、必ずしも(式 3 5)を満たさなくても、少なくとも ΔV_{cc} が負であれば、映像信号のDC平均レベル $[V_{sig}(+) + V_{sig}(-)] / 2$ と画素電極のDC平均レベル $V_{dc}(O)$ または $V_{dc}(E)$ の電圧差を縮めることができ、上記の効果がそれなりに得られる。

10 (原理に関する補足事項 2 : 走査電極と共通電極の給電方法について)

次に、走査電極と共通電極の給電の仕方について補足する。(従来例の問題点の分析)のところで、共通電極の電位変動により再充電電流、従って再充電電圧が増加するということを述べた。そして、この影響は、共通電極の給電端から近い部分では小さいが、遠い部分では大きくなる
15 ということも述べた。従って、再充電電圧の面内での分布は走査電極の給電の仕方のみならず、共通電極の給電の仕方にも若干依存する。いま、走査電極と共通電極の給電の仕方の組み合わせとしては、例えば以下の5通りが考えられる。

(A) 走査電極、共通電極ともに両側給電(以上まではこの場合を想定
20 して説明を行った)

(B) 走査電極は両側給電、共通電極は片側給電

(C) 走査電極は片側給電、共通電極は両側給電

(D) 走査電極、共通電極ともに片側給電(同じ側から)

(E) 走査電極、共通電極ともに片側給電(異なる側から)

25 (なお、この他にも、例えば1行おきに交互に両側から給電するケースや、画面の上半分が左から給電で下半分が右から給電というようなケー

スもありうるが、このような場合でも、ある行に注目すれば上の（A）～（E）のどれかにあてはまる。）

以上の（A）～（E）について、再充電電圧 ΔV_b の発生のかたの画面内分布（水平方向分布）を予測して示したものを図26A～図26E
5 に示す。これらの図で、Gが走査電極を、Cが共通電極を示している。そして、四角印（□）をつけたところが給電端であることを示している。そして、破線で示した曲線が、共通電極の電位変動を考慮しない場合の再充電電圧、太い実線で示した曲線が、共通電極の電位変動を考慮した場合のそれを示している。共通電極電位変動を考慮しない場合には、走
10 査電極が両側給電の場合（（A）、（B））はアーチ状、片側給電の場合（（C）、（D）、（E））には半アーチ状となる。共通電極電位変動を考慮すると、それに従った量だけ ΔV_b が上乘せされる。このときの上乗せ分は、共通電極の給電端に近い部分では小さく、遠い部分では大きくなる。なお、（E）の場合は、走査電極のみによって発生する ΔV_b 分布と共通電極
15 電位変動効果によって上乘せされる部分の大小により、図26Eに示すように、走査電極給電端のほうが共通電極給電端に比べて ΔV_b が小さい場合と、図26E'で示すようにその逆の場合とがある。

本発明による輝度傾斜削減およびフリッカ削減の効果をもっとも有効に得るには、図26A～図26Eの ΔV_b の形状に従って（すなわち、
20 ΔV_b によって発生する輝度傾斜やフリッカをちょうど補正するように）、 β や γ （より正確には、 $|\gamma|$ ）に分布を持たせるのがもっとも望ましいが、必ずしも厳密に全面で合わせる必要はない。

以下、（A）～（E）の各場合について、本発明の表現との関係を説明する。まず、（A）～（E）において、走査電極と共通電極のうち少なくとも
25 ともいずれか一方の給電が行われる画面端部を「給電端から近い部分」と呼ぶことにする。すなわち、（D）を除くすべての場合について、画面

両端が「給電端から近い部分」となる（図 2 6 では記号“O”で表される）。(D)のみは片方の端部のみが「給電端から近い部分」である。そして、(D)以外の場合は、画面の中央付近を「給電端から遠い部分」（記号“E”で表される）と呼ぶことにする。(D)の場合は、給電されない
5 ほうの端部が「給電端から遠い部分」である。そして、図中の“M”の記号で表される位置が、「給電端から近い部分」と「給電端から遠い部分」の間の距離的に中間にあたる部分である。

なお、(D)以外の場合「給電端から近い部分」が2箇所あるが、ある値（ $\alpha g d$ 、 $\alpha s t$ など）が「給電端から近い部分と遠い部分において
10 異なった値を有する」という場合、複数ある「給電端から近い部分」のうち少なくとも1つにおける値と「給電端から遠い部分」における値が異なっていることを意味する。また、ある値（ β 、 γ など）が「給電端から近い部分に比べて、給電端から遠い部分の方が大きい（小さい）」という場合、「給電端から遠い部分」における値が複数ある「給電端から近
15 い部分」のうち少なくとも1つにおける値よりも大きい（小さい）ということの意味する。

以上のように解釈すると、図 2 6 A～図 2 6 E' により（式 1 6）の関係式がいずれの場合も成り立つことがわかる。従って、（本発明の原理説明 1：輝度傾斜・フリッカ低減の原理）で述べたことがすべて適用で
20 きる。

なお、（式 1 6）の第 1 式と第 2 式については $V_b(O, +)$ 、 $V_b(O, -)$ 、および $V_b(E, +)$ 、 $V_b(E, -)$ をそのまま図 2 6 A～図 2 6 E' 中の V_b に置き換えれば容易に理解できる。第 3 式については、図 1 8 からわかるように、負充電の場合のほうが正充電の場合に比べて
25 再充電電圧がかなり大きいことを考慮すれば、 $V_b(O, +) - V_b(O, -)$ と $V_b(E, +) - V_b(E, -)$ の大小関係は $-V_b(O, -)$

と $-V_b(E, -)$ の大小関係と同じとみなして差し支えなく、第2式が成り立つことから第3式も成り立つと考えられる。

また、図26A～図26E'の ΔV_b の曲線はいずれも上に凸な形状であるので、(本発明の原理2： β および γ の最適分布)で述べたことも
5 すべて適用できる。

(原理に関する補足事項3：他の回路構成)

以上においては、各画素は図14の構造であることを前提にして説明してきた。しかし、各画素の蓄積容量が共通電極以外の配線にも接続されていることがある。例えば図27のように、当段以外の走査電極(この図では前段の例)に接続されることもある。この場合、前段の走査電極の電位を $V_g(n-1)$ とし、それにつながる蓄積容量を C_{st2} とすると、(式11)に相当する電荷保存則の式は(式36)で与えられる。

$$C_{gd}(V_{sig}(-) - V_{gon}) + C_{st}(V_{sig}(-) - V_{c}(-)) + C_{lc}(V_{sig}(-) - V_f) + C_{st2}(V_{sig}(-) - V_{goff})$$

$$= C_{gd}(V_{do}(-) - V_{goff}) + C_{st}(V_{do}(-) - V_{c}(-)) + C_{lc}(V_{do}(-) - V_f) + C_{st2}(V_{do}(-) - V_{goff})$$

$$C_{gd}(V_{sig}(+) - V_{gon}) + C_{st}(V_{sig}(+) - V_{c}(+)) + C_{lc}(V_{sig}(+) - V_f) + C_{st2}(V_{sig}(+) - V_{goff})$$

$$= C_{gd}(V_{do}(+) - V_{goff}) + C_{st}(V_{do}(+) - V_{c}(+)) + C_{lc}(V_{do}(+) - V_f) + C_{st2}(V_{do}(+) - V_{goff})$$

$$\dots \text{ (式36) }$$

ここで、走査電極 $V_g(n)$ が選択されるときには、すでに $V_g(n-1)$

1) の選択は終わっているので、電位は V_{goff} である。(式 36) を変形すると、(式 37) が得られる。

$$V_{do}(-) = V_{sig}(-) - \alpha_{st} \Delta V_c(-) - \alpha_{gd} \Delta V_{gon}$$

$$5 \quad V_{do}(+) = V_{sig}(+) - \alpha_{st} \Delta V_c(+) - \alpha_{gd} \Delta V_{gon}$$

… (式 37)

但し、 ΔV_{gon} 、 $\Delta V_c(+)$ 、 $\Delta V_c(-)$ は (式 13) で表され、 α_{gd} 、 α_{st} は以下の (式 38) で表される。

$$10 \quad \alpha_{gd} = C_{gd} / C_{tot}$$

$$\alpha_{st} = C_{st} / C_{tot}$$

$$C_{tot} = C_{gd} + C_{lc} + C_{st} + C_{st2}$$

… (式 38)

この結果を図 14 の回路での式 (式 12) ~ (式 14) と比較した場合、異なるのは C_{tot} の表式において C_{st2} を付け加えたという点のみである。従って、 C_{tot} が違うという点のみに注意すれば、これまでに述べてきた本発明の原理および補足事項は、すべて適用される。

場合によっては、 C_{st2} の値も給電端から近い部分と遠い部分で異ならせることにより α_{st} や α_{gd} の値を異ならせて本発明の効果を得るということも考える。

なお、 C_{st2} の接続先が後段の走査電極や 2 つ前、3 つ前等の走査電極、2 つ後、3 つ後等の走査電極であっても同様である。

なお、図 14 や図 27 を含めてさらに一般化して、 C_{tot} を「画素電極に電氣的に接続される全容量の総和」と考えれば、本発明の原理に関する説明および補足事項はすべて適用されることになる。

以下、以上の原理を用いて具体的に構成した表示装置について、図面

を参照して説明する。

(第 1 の実施形態)

図 1 は、本発明の第 1 の実施形態による表示装置の画素レイアウトを示す平面図である。図 2 は、図 1 の A-A' 線に沿った断面図である。

- 5 図 1 および図 2 において、11 と 12 はガラスなどからなる基板であり、11 は薄膜トランジスタ 3 (TFT、あるいはスイッチング素子ともいう) やそれに接続された電極が形成されたアレイ基板、12 はそれに対向する対向基板である。2 つの基板の間には表示媒質としての液晶 13 が挟持され、その両端はシール 17 により封止されている。14 と
10 15 は偏光表示を行うための偏光板、19 はカラー表示を行うためのカラーフィルタである。カラーフィルタ 19 は対向基板 12 の側に形成されているが、アレイ基板 11 の側に形成してもかまわない。

- アレイ基板 11 の上には、第 1 の導電層により走査電極 1 と共通電極 4 が形成され、その上を絶縁膜 18 が覆っている。絶縁膜 18 の上にあ
15 る第 2 の導電層により画素電極 5 が形成されている。図 2 に示すように、画素電極 5 の一部は共通電極 4 とオーバーラップしている。共通電極 4 とのオーバーラップ部分が蓄積容量 7 (すなわち、共通電極－画素電極間容量 C_{st}) を構成する。また、画素電極 5 と走査電極 1 のオーバーラップする部分が走査電極－画素電極間容量 C_{gd} を構成する。

- 20 図 2 に示すように、対向基板 12 には透明電極 20 が形成されている。この透明電極 20 と画素電極 5 が表示媒質としての液晶 13 を介して対向することにより、液晶容量 C_{lc} を形成している。ここでは、液晶は TN (ツイステッド・ネマティック) 液晶であるとする。

- 薄膜トランジスタ 3 は、半導体部分 9 と 3 つの電極から構成されており、
25 ギート電極は走査電極 1 に、ソース電極は映像信号電極 2 に、ドレイン電極は画素電極 5 に、それぞれ接続されている。

図 3 は、本発明の第 1 の実施形態による表示装置の回路構成図である。
図 1 や図 2 に対応して、1 画素内に共通電極－画素電極間容量 C_{st} 、
走査電極－画素電極間容量 C_{gd} 、および液晶容量 C_{lc} などがあるが、
1 画素単独でみれば、図 1 4 と同様の回路構造である。このような画素
5 がマトリクス状に配置されることにより表示装置が構成される。また、
本表示装置において、映像信号電極 2 は映像信号駆動回路 2 2 に、走査
電極 1 は走査信号駆動回路 2 1 に、そして共通電極 4 は共通電極電位制
御回路 2 6 に接続される。なお、2 3 は駆動回路を除いた表示素子を示
す。

10 図 3 においては、給電端から近い部分と、給電端から遠い部分が描か
れているが、それぞれの部分での画素レイアウトが図 1 に示されるもの
になる。本実施形態の表示装置の特徴として、 C_{st} と C_{gd} がいずれ
も給電端から近い部分と遠い部分とで異なった形状になっていて、容量
値自体も異なったものになっている（容量の面積が異なっている）。こう
15 することにより、（本発明の原理説明 1：輝度傾斜・フリッカ低減の原理）
で述べたように、輝度傾斜やフリッカの低減が実現できる。

なお、①映像信号駆動回路は表示周期に応じて極性の異なる 2 種類の
映像信号（すなわち、対向電極電位を基準として正と負の映像信号で、
図 1 5 の $V_{sig}(+)$ と $V_{sig}(-)$ に相当）を映像信号電極に印
20 加できるものであること、

②走査信号駆動回路は、少なくとも 2 値の出力電位レベル（図 1 5 の V_{gon} と V_{goff} ）を印加できるものであること、

③共通電極電位制御回路は少なくとも 2 値の出力電位レベル（図 1 5 の
 $V_c(+)$ と $V_c(-)$ ）を印加できるものであること

25 、という 3 つの条件が揃うときに最も顕著に本発明の効果が得られる。

なお、（図 1）では $C_{gd}(O) < C_{gd}(E)$ 、 $C_{st}(O) < C_{st}(E)$

t (E) となっている（オーバーラップ部の面積の大小からこの関係があることがわかる）が、一例として $C_{gd}(O) = 0.020 \text{ pF}$ 、 $C_{st}(O) = 0.100 \text{ pF}$ 、 $C_{lc}(O) = 0.100 \text{ pF}$ 、 $C_{gd}(E) = 0.030 \text{ pF}$ 、 $C_{st}(E) = 0.130 \text{ pF}$ 、 $C_{lc}(E) = 0.100 \text{ pF}$ であるとする、この条件に当てはまる（なお、これらの容量は面積、膜厚、および誘電率から計算してもよいし、実測により求めてもよい）。

この場合、(式14)により $\alpha_{gd}(O)$ 、 $\alpha_{st}(O)$ 、および $\alpha_{gd}(E)$ 、 $\alpha_{st}(E)$ を計算すると、 $\alpha_{gd}(O) = 0.091$ 、 $\alpha_{st}(O) = 0.455$ 、 $\alpha_{gd}(E) = 0.115$ 、 $\alpha_{st}(E) = 0.500$ となる。いま、駆動条件が $\Delta V_{gon} = 20 \text{ V}$ 、 $\Delta V_{cc} = -3 \text{ V}$ 、 $V_{cp} = -10 \text{ V}$ であるとする、(式25)と(式27)により $\gamma(O)$ 、 $\gamma(E)$ 、および $\beta(O)$ 、 $\beta(E)$ が求まり、それぞれ $\gamma(O) = -2.275 \text{ V}$ 、 $\gamma(E) = -2.5 \text{ V}$ 、および $\beta(O) = 0.023$ 、 $\beta(E) = 0.040$ を得る。すなわち、(式29)、および(式31)が満たされていて、輝度傾斜・フリッカ低減の効果が得られることがわかる。

なお、言うまでもないが、(本発明の原理説明1：輝度傾斜・フリッカ低減の原理)のみならず、(本発明の原理2： β および γ の最適分布)、
 20 (原理に関する補足事項1： V_{cp} と $\Delta c c$ について)、(原理に関する補足事項2：走査電極と共通電極の給電方法について)、および(原理に関する補足事項3：他の回路構成)において述べたことはすべて適用される。

ここで参考のため、本実施形態において、容量等のパラメータに具体的な数値を当てはめてシミュレーションを行った結果を図33A～図33Dに示しておく。これは、回路シミュレータで表示領域全体の等価回

路を構成し、そのときの表示領域内各位置におけるDC平均レベル (V_{dc}) および液晶印加電圧実効値 (V_{eff}) を計算したものである。
駆動電圧条件としては、 $V_{gon}=10V$ 、 $V_{goff}=-15V$ 、 $\Delta V_c(+)= -7.5V$ 、 $\Delta V_c(-)=2.5V$ 、 $V_{sig}(+)=$
5 $2.5V$ 、 $V_{sig}(-)= -2.5V$ (従って、 $V_{cp}<0$ 、 $\Delta V_{cc}<0$ を満たしている) とし、走査信号駆動回路および共通電極電位制御回路はいずれも表示領域左側のみから給電されているものとしている。

まず、 C_{st} 、 C_{gd} 、あるいは C_{lc} に表示領域内での分布を全く与えない場合について計算したものが各図中の「容量傾斜無し」と示した
10 曲線である。ここでは、表示領域全体にわたって $C_{st}=0.7pF$ 、 $C_{gd}=0.07pF$ 、 $C_{lc}=0.75pF$ としている。図33Aに C_{st} の、図33Bに C_{gd} の分布の様子を示しておく(横軸の「規格化水平位置」は、表示領域左端からの距離を表示領域幅で規格化した値であり左端が“0”、右端が“1”に対応する)。図33Cおよび図33
15 Dはそれぞれ、DC平均レベルと液晶印加電圧実効値の結果である。DC平均レベルは、給電端から近い部分(規格化水平位置=0)に比べて給電端から遠い部分(規格化水平位置=1)のほうが大きくなっていて、液晶印加電圧実効値は逆に給電端から近い部分(規格化水平位置=0)に比べて給電端から遠い部分(規格化水平位置=1)のほうが小さくな
20 っている。これは、それぞれ(式20)および(式21)で示した通りの結果になっている。また、その形状についても図24と類似したものになっている。

次に、 C_{st} および C_{gd} に最適な表示領域内分布を与えて(C_{lc} は一定としておく) DC平均レベルと液晶印加電圧実効値が面内で均一
25 になるようにした場合について、各図中に「容量傾斜あり」として示す。
ここで、 C_{st} および C_{gd} は左端(規格化水平位置=0)では「容量

傾斜無し」の場合の値に一致するように選んである。図 3 3 A のように、 C_{st} の値を 0.7 pF (左端) $\sim 0.745 \text{ pF}$ (右端) と傾斜させ、図 3 3 B のように、 C_{gd} の値を 0.070 pF (左端) $\sim 0.082 \text{ pF}$ (右端) と傾斜させれば、図 3 3 C あるいは図 3 3 D のように、 D
5 C 平均レベルおよび液晶印加電圧実効値はほぼ平坦となることがわかる (分布幅はいずれも 10 mV 以内である)。

なお、このとき (式 2 5)、(式 2 7) などを用いれば、 $\beta(O) = 0 < \beta(E) = 0.0048$ 、 $r(O) = -2.303 \text{ V} > r(E) = -2.363 \text{ V}$ となることが計算され、確かに (式 2 9) や (式 3 1) の
10 条件を満足している。また、給電端から近い部分と遠い部分の中間 (規格化水平位置 = 0.5) における容量値は、図 3 3 A および図 3 3 B から、それぞれ $C_{st} = 0.732 \text{ pF}$ 、 $C_{gd} = 0.0785 \text{ pF}$ と読みとれ、ここから (本発明の原理 2 : β および r の最適分布) で説明した $\beta(M)$ および $r(M)$ を求めると、 $\beta(M) = 0.0034$ 、 r
15 $(M) = -2.345 \text{ V}$ となり、(式 3 4) の条件も満足していることがわかる。

(第 2 の実施形態)

本発明の第 2 の実施形態では、水平クロストーク削減と映像信号駆動回路 IC の低電圧化を両立する構成について、図 4 および図 5 を参照し
20 て説明する。

図 4 は、本発明の第 2 の実施形態に係る表示装置の画素レイアウトを示す平面図である。図 4 の構成は、基本的には図 1 の画素レイアウトに準じたものであるが、1 列毎に上下反転したレイアウトになっているところに特徴がある。このレイアウトでは、上下方向の対称性を崩さない
25 ために、共通電極 4 が 2 つの走査電極 1 のちょうど中間にある。そして、画素電極 5 と共通電極 4 の間に絶縁膜 1 8 (図示されず) が挟まれてい

て、蓄積容量 7 (C s t) を形成している。

図 5 は、本発明の第 2 の実施形態に係る表示装置の回路構成図である。これも基本的には図 3 と同じであるが、図 4 のレイアウトに対応して 1 列ごとに上下反転している。ここで注意すべきことは、1 つの走査電極
5 (例えば G 1) に属する画素 (走査電極 G 1 により ON/OFF が制御される画素) の画素電極 (複数ある) に接続される蓄積容量の他方の接続先の共通電極が 2 つある (C 0 と C 1) ことである。また、ある 1 つの走査電極 (例えば G 1) に属する画素が、偶数列と奇数列とで異なる段にあることも特徴的である (注、このことは必ずしも本発明に必須の
10 構成というわけではない)。

このような構造を用いると、ライン反転駆動だけでなく、ドット反転駆動やカラム反転駆動も採用できる (なお、第 1 の実施形態ではライン反転またはフィールド反転しか採用できない)。まず、このことを、ドット反転を例に挙げて、図 5、図 6 A および図 6 B を用いて説明する。

図 6 A および図 6 B は、本発明の第 2 の実施形態に係る表示装置のドット反転駆動による駆動方法を説明するための奇数フレームおよび偶数フレームの波形図である。図 6 A に示すように、奇数フレームにおいて、映像信号電極 S 1 (および S 3、S 5、…、S n、…) と S 2 (および S 4、S 6、…、S n+1、…) に異なる極性の信号を印加する場合を
15 考える。いま、例えば走査電極 G 1 が選択される水平走査期間 (1H 期間) においては、図 5 の S 1 には正極性の信号 V s i g (+) が、S 2 には負極性の信号 V s i g (−) が印加される。このとき、S 1 に属する列 (正確には、S 1 を含め正極性の映像信号が印加される映像信号電極に属する列) では G 1 の上側の画素 (画素 P と呼ぶ) が、S 2 に属する列 (正確には、S 2 を含め負極性の映像信号が印加される映像信号電極に属する列) では G 1 の下側の画素 (画素 Q と呼ぶ) が ON 状態にな
20 25

る。

ここで、画素Pと画素Qの蓄積容量の接続先の共通電極はそれぞれC
0とC1である（G1を基準にして、これらをそれぞれ第1の共通電極
および第2の共通電極と呼ぶ）が、これらが別の電極であるために、C
5 0（第1の共通電極）のほうは（画素Pが正極性に充電されるのに対応
して） $V_c(+)$ 、C1（第2の共通電極）のほうは（画素Pが負極性に
充電されるのに対応して） $V_c(-)$ 、というように異なる電位に設定す
ることができる。画素Pあるいは画素Qそれぞれ単独で見れば、映像信
号電極、走査電極、および共通電極の電位の関係は図15の場合と全く
10 同じであり、背景技術で図14と図15により説明したような画素電極
電位の振幅増大効果が得られることを示している。ここでは、G1が選
択される場合について述べたが、G0やG2などが選択される場合につ
いても同様に考えれば、各共通電極の電位波形は、結果として図6Aの
ように設定すればよいことがわかる。また、図6Bに示す偶数フレーム
15 についても、映像信号電極と共通電極の信号の極性が逆になるだけで同
じことである。

なお、カラム反転の場合も全く同様である。図6Aおよび図6Bの場
合と同様に考えれば、共通電極の電位波形を図7Aおよび図7Bのよう
にすることにより、背景技術で図14と図15により説明したような画
20 素電極電位の振幅増大効果が得られることが導かれる。

以上のように、本実施形態においては、水平クロストークに対して有
利な駆動方法であるドット反転またはカラム反転駆動を採用し、しかも
画素電極保持電位の振幅増大効果を得ることができる。よって、水平ク
ロストーク削減と映像信号駆動回路ICの低電圧化を両立できる。すな
25 わち、先に述べた2つの目的のうち、第2の目的を達成することができ
る。

なお、この効果（水平クロストーク削減と映像信号駆動回路 IC の低電圧化の両立）は（本発明の原理説明 1：輝度傾斜・フリッカ低減の原理）で述べたような α_{st} や α_{gd} の画面内分布付けとは無関係に得られるものであることを注記しておく。

5 （第 3 の実施形態）

上記の第 2 の実施形態によれば、図 4 および図 5 の構成で、ドット反転駆動またはカラム反転駆動で、特開平 5 - 1 4 3 0 2 1 号公報に記載のように画素電極保持電位の振幅増大効果が得られる。これをさらに進めれば、（本発明の原理説明 1：輝度傾斜・フリッカ低減の原理）、（本発明の原理 2： β および γ の最適分布）、（原理に関する補足事項 1： V_{cp} と Δ_{cc} について）、（原理に関する補足事項 2：走査電極と共通電極の給電方法について）、および（原理に関する補足事項 3：他の回路構成）において述べたことをそのまま採用し、フリッカ低減および輝度傾斜低減等の所定の効果が得られるのは明らかである。

15 実際、図 4 のレイアウトは $C_{st}(O) < C_{st}(E)$ 、および $C_{gd}(O) < C_{gd}(E)$ である場合を描いている。

なお、若干補足すると、映像信号駆動回路は、当然ながらドット反転またはカラム反転に対応したものであることが望ましい。すなわち、複数の映像信号電極に極性の異なる 2 種類の映像信号を同時に印加することができ、かつ、各々の映像信号電極についてみたときに、表示周期に応じて（奇数フレームか偶数フレームかに応じて）極性の異なる 2 種類の映像信号を印加することができるものであることが望ましい。

また、共通電極についてであるが、ある走査電極を基準としたときに、その走査電極に属する画素電極に接続される蓄積容量の他方の接続先の共通電極は、2 つあるとしたが（先の説明での第 1 および第 2 の共通電極）、これは必ずしも 2 つである必要はなく、3 つ以上あってもよい。しか

し、映像信号の極性に応じて共通にして2本にしておけば、図6Aおよび図6B、あるいは図7Aおよび図7Bのタイミングで最も有効に駆動することができ、望ましい。

5 なお、図4において、偶数列の画素と奇数列の画素では全く対称であるとしているが、マスク合わせずれの影響や走査方向に関する非対称性を考慮して、これらの画素の容量値（ C_{gd} 、 C_{st} など）を偶数列と奇数列とで異なる値にしてもかまわない。

10 なお、2つの極性の信号を複数の走査電極に同時に印加する場合、ドット反転やカラム反転では1列ごとに（すなわち、偶数列と奇数列とに分けて）逆極性の信号を印加するのが一般的であるが、必ずしもそうなくてもよく、例えば2列おきとか、あるいはランダムに各極性が配列していてもかまわない。

15 なお、図4と図5では、2つの極性に対応する画素はそれぞれ上下反転した配置になっているが、本発明は必ずしもこれには限定されない。すなわち、図1や図3で示される構造にして、蓄積容量の接続先の共通電極のみを映像信号電極の極性に応じて変えるという方法もありうる。但しこの場合、構造が非対称になるという問題のほかに、蓄積容量接続のための配線がレイアウト上で他の走査電極などをまたぐことになり、余分な容量が発生してクロストークの原因になるという問題もあり、あ
20 まり望ましくはない。

（第4の実施形態）

本発明の第4の実施形態として、イン・プレーン・スイッチング（In Plane Switching；IPS）モードの液晶を用いた表示装置について、図9および図10を参照して説明する。

25 図9は、本発明の第4の実施形態による表示装置の画素レイアウトを示す平面図である。図10は、図1のA-A'線に沿った断面図である。

図9および図10において、11と12はガラスなどからなる基板であり、11は薄膜トランジスタやそれに接続された電極が形成されたアレイ基板、12はそれに対向する対向基板である。2つの基板の間には液晶13が挟持され、その両端はシール17により封止されている。14と15は偏光表示を行うための偏光板、19はカラー表示を行うためのカラーフィルタである。カラーフィルタは対向基板12の側に形成されているが、アレイ基板11の側に形成してもかまわない。

アレイ基板11の上には、第1の導電層により走査電極1と共通電極4が形成され、その上を絶縁膜18が覆っている。絶縁膜18の上にある第2の導電層により画素電極5が形成されている。図10に示すように、画素電極5は前段の走査電極1とオーバーラップしている。前段の走査電極1とのオーバーラップ部分が蓄積容量7(Cst)を構成する。また、画素電極5と当段の走査電極1のオーバーラップする部分が走査電極－画素電極間容量Cgdを構成する。

図9に示すように、共通電極4には分枝部分4Aが形成されている。これは画素電極5と平行に対峙し、液晶層に電界を印加するための対向電極として働く。画素電極5と共通電極4の間の容量が、共通電極－画素電極間容量C1cを構成するが、ここには液晶層を介した容量と、両電極が幾何学的にオーバーラップすることにより形成される容量の両方が含まれる。液晶層を介した容量は公式等を用いて計算するのは困難であるが、実測で求めてもよいし、シミュレーションにより求めてもよい。

薄膜トランジスタ3は、半導体部分9と3つの電極から構成されており、ゲート電極は走査電極1に、ソース電極は映像信号電極2に、ドレイン電極は画素電極5に、それぞれ接続されている。

図11に、IPSモードの液晶を用いた本実施形態により表示装置の回路構成を示す。図11において、図8に示す単位画素構造がアレイ状

に配列されていて、走査電極 1 は走査信号駆動回路 2 1 から、映像信号電極 2 は映像信号駆動回路 2 2 から給電される。

いま、図 1 1 の回路構成において、第 1 の実施形態での回路構成（図 3）の場合と同様に、図 1 5 のような波形で駆動する場合を考える。図 5 3（1 画素分は図 1 4 に示す）と図 1 1（1 画素分は図 8 に示す）を比較した場合、共通電極（ $V_c(n)$ ）と画素電極（ V_d ）との間にある容量が、前者は C_{st} であるのに対し、後者は C_{lc} であるという違いがある。よって、図 3 の場合の電荷保存則（式 1 1）に相当する式は、以下の（式 3 9）で与えられる。

$$\begin{aligned}
 10 \quad & C_{gd}(V_{sig}(-) - V_{gon}) + C_{lc}(V_{sig}(-) \\
 & \quad - V_c(-)) + C_{st}(V_{sig}(-) - V_{goff}) \\
 & = C_{gd}(V_{do}(-) - V_{goff}) + C_{lc}(V_{do}(-) \\
 & \quad - V_{coff}) + C_{st}(V_{do}(-) - V_{goff}) \\
 & C_{gd}(V_{sig}(+) - V_{gon}) + C_{lc}(V_{sig}(+) \\
 15 \quad & \quad - V_c(+)) + C_{st}(V_{sig}(+) - V_{goff}) \\
 & = C_{gd}(V_{do}(+) - V_{goff}) + C_{lc}(V_{do}(+) \\
 & \quad - V_{coff}) + C_{st}(V_{do}(+) - V_{goff}) \\
 & \quad \dots \text{ (式 3 9) }
 \end{aligned}$$

ここで、走査電極（ $V_g(n)$ ）が選択されているときには、すでに前段
20 の走査電極（ $V_g(n-1)$ ）は選択期間が終わり、電位が V_{goff} になっていることを考慮している。（式 3 9）を変形すると、（式 4 0）が得られる。

$$\begin{aligned}
 & V_{do}(-) = V_{sig}(-) - \alpha_{lc} \Delta V_c(-) \\
 & \quad - \alpha_{gd} \Delta V_{gon} \\
 25 \quad & V_{do}(+) = V_{sig}(+) - \alpha_{lc} \Delta V_c(+) \\
 & \quad - \alpha_{gd} \Delta V_{gon}
 \end{aligned}$$

… (式 4 0)

但し、 ΔV_{gon} 、 $\Delta V_c (+)$ 、 $\Delta V_c (-)$ は (式 1 3) と同じであり、 α_{gd} 、 α_{lc} は、(式 4 1) で表される。

$$\alpha_{gd} = C_{gd} / C_{tot}$$

5 $\alpha_{lc} = C_{lc} / C_{tot}$

$$C_{tot} = C_{gd} + C_{lc} + C_{st}$$

… (式 4 1)

以上の結果を、図 3 の回路構成の場合 ((式 1 2) ~ (式 1 4)) と比べた場合、異なるのは添え字 “s t” と “l c” が逆であるという点だけ
10 である。これは、背景技術、(従来例の問題点の分析)、(本発明の原理説明 1 : 輝度傾斜・フリッカ低減の原理)、(本発明の原理 2 : β および γ の最適分布)、(原理に関する補足事項 1 : V_{cp} と $\Delta c c$ について)、
(原理に関する補足事項 2 : 走査電極と共通電極の給電方法について)、
および (原理に関する補足事項 3 : 他の回路構成) で述べたことにおいて、
15 C_{st} (蓄積容量) $\rightarrow C_{lc}$ 、 $C_{lc} \rightarrow C_{st}$ 、 $\alpha_{st} \rightarrow \alpha_{lc}$ と置き換えれば、そのまま本構成の場合 (図 1 1) にも適用できることを示している。すなわち、図 3 の回路の場合と同様、フリッカ低減および輝度傾斜低減等の所定の効果が得られることは明らかである。

なお、図 3 (および図 1 4) における対向電極 (V_f) に相当するものは、 C_{st} と C_{lc} が入れ替わったと考えれば、図 1 1 (および図 8) においては前段の走査電極であることがわかる。前段の走査電極は当段の走査電極が選択されたときには、すでに非選択状態の電位 V_{goff} となっているために、図 3 の対向電極と同じであると考えることが可能になるのである。逆にいえば、当段の走査電極が選択されているときと
20 保持期間とで同じ電位をもっている電極であれば C_{st} の接続先として用いることができる。これは、画素電極を基準としたときに、表示媒質

(液晶：容量 C_{1c}) を介してその画素電極と対向する共通電極と、当段の走査電極を除くいずれかの電極であればよい。中でも、当段を除く走査電極（後段でもよい）、あるいは C_{1c} を介して対向する共通電極以外の共通電極が特に望ましい。

5 (第5の実施形態)

図12は、本発明の第5の実施形態による表示装置の画素レイアウトを示す平面図である。これは第4の実施形態のようなIPSモードの液晶について、水平クロストーク削減と映像信号駆動回路ICの低電圧化を両立する構成である第2の実施形態と同様に、一列毎にレイアウトを上下反転させたものである。

図13は、本発明の第5の実施形態による表示装置の回路構成図である。これは、TN液晶を用いた場合、すなわち第2の実施形態の回路構成を示す図5に対応する。

これらを比較した場合、やはり単に添え字“st”と“1c”が入れ替わっただけであると思なすことができる。従って、第2の実施形態で述べたのと同様に、ドット反転駆動またはカラム反転駆動と映像信号の低電圧化を両立することができるという効果が得られる。

(第6の実施形態)

上記の第5の実施形態によれば、IPS型の構成で、ドット反転駆動またはカラム反転駆動で、特開平5-143021号公報に記載のように、画素電極保持電位の振幅増大効果が得られる。これをさらに進めれば、(本発明の原理説明1：輝度傾斜・フリッカ低減の原理)、(本発明の原理2： β および γ の最適分布)、(原理に関する補足事項1： V_{cp} と Δ_{cc} について)、(原理に関する補足事項2：走査電極と共通電極の給電方法について)、および(原理に関する補足事項3：他の回路構成)において述べたことをそのまま採用し、フリッカ低減および輝度傾斜低減

等の所定の効果が得られるのは明らかである（ここでも、 Cst （蓄積容量） $\rightarrow Clc$ 、 $Clc \rightarrow Cst$ 、 $\alpha st \rightarrow \alpha lc$ になると考えればよい）。また、第3の実施形態で言及したなお書きも同様の読み替えを行えばすべて成立する。

5 以下、本発明の他の実施形態について説明する。

（共通電極電位の制御を行わない場合の構成例）

共通電極電位の制御を行わず、常に一定電位を供給する場合を考えてみる。この場合、共通電極電位制御回路は不要である。これは、本発明において、 $Vc(+)=Vc(-)=Vc_{off}$ である場合に相当する。

10 （式19）によれば、 $\Delta Vcc=0$ 、および $Vcp=0$ である。この場合、（式25）により $r(O)=r(E)=0$ であるので、（式29）は満たされず、輝度傾斜の改善効果は得られない。しかし、（式27）より $\beta(O)=\alpha gd(O)$ 、 $\beta(E)=\alpha gd(E)$ であるので、（式31）、すなわち $\alpha gd(O) < \alpha gd(E)$ を満たすようにして、フリッカを
15 抑制することは可能である。

特に、走査電極を片側から給電し、共通電極の電位を両側で固定する（すなわち、一定電圧を給電する）場合を考えてみる。この場合、再充電電圧の発生のかたは図26Cのようになる。このように、走査電極の給電側からの距離が遠くなるに従って再充電電圧が増えるのではなく、
20 ある位置で極大値を持ちその後は減少するという傾向を示す。すると、 αgd 補正のかたもこれに従ったものにするのが望ましい。すなわち、例えば走査電極の給電端から最も遠い部分での αgd を $\alpha gd(F)$ とした場合、走査電極の給電端から最も遠い部分と近い部分の間で、 $\alpha gd(F)$ よりも大きな αgd の値を有する位置が存在するようにするのが望ましい。これは、図26Eのように、走査電極が片側給電で、共通
25 電極がそれとは逆側のみで電位が固定されている場合についても同様で

ある。

(他の駆動波形による駆動方法例)

先に図 6 A および図 6 B、図 7 A および図 7 B、あるいは図 1 5 において、本発明の駆動方法における電圧波形の例を示したが、これら以外
5 にも、例えば図 2 8 A、図 2 8 B や図 2 9 A、図 2 9 B のような駆動波形を用いることも可能である。

図 2 8 A および図 2 8 B は、図 3 または図 1 1 の構成の回路を駆動する場合の駆動波形である。図 1 5 においては、保持期間における共通電極電位は $V_{c o f f}$ というただ 1 種類の値であったが、図 2 8 A および
10 図 2 8 B の駆動波形においては、保持期間における共通電極電位が必ずしも 1 種類ではなく、 $V_c (+)$ および $V_c (-)$ という 2 種類の値になっている点に特徴がある。

いま、図 3 の回路構成の場合を考えると、例えば走査電極 G_1 が選択されて画素電極に負極性の信号が充電されるとき (図 2 8 A の奇数フレームの場合) には、蓄積容量を介して接続される共通電極 C_1 の電位は
15 $V_c (-)$ であるが、以後の保持期間においては $V_c (+)$ となっている。また、走査電極 G_1 が選択されて画素電極に正極性の信号が充電されるとき (図 2 8 B の偶数フレームの場合) には、逆に共通電極 C_1 の電位は $V_c (+)$ であるが、以後の保持期間においては $V_c (-)$ となっている。他の走査電極、例えば G_0 、 G_2 などについても同様である。
20

この場合、背景技術の (式 1 1) に関して述べたのと同様に電荷保存則を考えると、(式 4 2) のようになる。

$$\begin{aligned}
 & C_{gd} (V_{sig} (-) - V_{gon}) + C_{st} (V_{sig} (-) \\
 & \quad - V_c (-)) + C_{lc} (V_{sig} (-) - V_f) \\
 25 \quad & = C_{gd} (V_{do} (-) - V_{goff}) + C_{st} (V_{do} (-) \\
 & \quad - V_c (+)) + C_{lc} (V_{do} (-) - V_f)
 \end{aligned}$$

$$\begin{aligned}
 & Cgd(Vsig(+)-Vgon)+Cst(Vsig(+)-Vc(+)) + Clc(Vsig(+)-Vf) \\
 & = Cgd(Vdo(+)-Vgoff)+Cst(Vdo(+)-Vc(-)) + Clc(Vdo(+)-Vf)
 \end{aligned}$$

5 ... (式42)

これは、(式11)の2式において、右辺第2項(Cstが含まれている項)のVcoffをVc(-)あるいはVc(+)に変えたものに他ならない。すると、(式13)の代わりに、以下の(式43)のように置けば、(式12)はそのままの形で成立する。

$$\begin{aligned}
 10 \quad \Delta Vgon &= Vgon - Vgoff \\
 \Delta Vc(+) &= Vc(+) - Vc(-) \\
 \Delta Vc(-) &= Vc(-) - Vc(+)
 \end{aligned}$$

... (式43)

すなわち、 $\Delta Vc(+)$ および $\Delta Vc(-)$ を(式43)のように読み替えば、以降の議論((従来例の問題点の分析)、(本発明の原理説明1:輝度傾斜・フリッカ低減の原理)、(本発明の原理2: β および γ の最適分布)、(原理に関する補足事項1: Vcp と Δcc について)、(原理に関する補足事項2:走査電極と共通電極の給電方法について)、(原理に関する補足事項3:他の回路構成)などにおいて述べてきた原理的なこと)はすべて適用できる。

20 なお、(式43)の表式は(式13)とは異なるが、 $\Delta Vc(+)$ あるいは $\Delta Vc(-)$ は、蓄積容量が接続される先の共通電極の、画素が充電される瞬間における電位(この場合Vc(+)またはVc(-))の、保持状態における電位(この場合Vcoff)を基準としてみたときの値であることには変わらない。

25 なお、図11を用いる場合についても、Cst(蓄積容量) \rightarrow Clc、

$C1c \rightarrow Cst$ 、 $\alpha st \rightarrow \alpha lc$ と置き換えれば全く同様のことがいえる。

図29Aおよび図29Bは、図5または図13の構成の回路を駆動する場合の駆動波形である。これは図6Aおよび図6Bと比較されるもの
5 であるが、この場合もやはり、保持期間における共通電極電位が必ずしも1種類ではなく、 $Vc(+)$ および $Vc(-)$ という2種類の値になっている点に特徴がある。

いま、図5の回路構成において、例えば走査電極G1が選択されて、映像信号電極S1に属する画素電極には正極性の、映像信号電極S2に
10 属する画素電極には負極性の信号が充電されるとき（図29Aの奇数フレームの場合）を考える。このときには、蓄積容量を介して接続される共通電極C0およびC1の電位はそれぞれ $Vc(+)$ および $Vc(-)$ であるが、保持期間においてはそれぞれ $Vc(-)$ および $Vc(+)$ となる。また、走査電極G1が選択されて、映像信号電極S1に属する画
15 素電極には負極性の、映像信号電極S2に属する画素電極には正極性の信号が充電されるとき（図29Bの偶数フレームの場合）は逆に、共通電極C0およびC1の電位はそれぞれ $Vc(-)$ および $Vc(+)$ であるが、保持期間においてはそれぞれ $Vc(+)$ および $Vc(-)$ となる。
他の走査電極、例えばG0、G2などについても同様である。

すなわち、どの画素電極に関しても、正極性の信号が充電されるとき
20 には、蓄積容量の接続先の共通電極電位は必ず $Vc(+)$ で、保持期間には $Vc(-)$ となる。そして、負極性の信号が充電されるときには、蓄積容量の接続先の共通電極電位は必ず $Vc(-)$ で、保持期間には $Vc(+)$ となる。よって、やはり（式42）と同様の電荷保存則の式が
25 成り立ち、 $\Delta Vc(+)$ および $\Delta Vc(-)$ を（式43）のように読み替えるだけで、（従来例の問題点の分析）、（本発明の原理説明1：輝度傾

斜・フリッカ低減の原理)、(本発明の原理 2 : β および γ の最適分布)、
(原理に関する補足事項 1 : V_{cp} と $\Delta c c$ について)、(原理に関する
補足事項 2 : 走査電極と共通電極の給電方法について)、(原理に関する
補足事項 3 : 他の回路構成) などにおいて述べてきたことはすべて適用
5 できる。

なお、図 6 A および図 6 B、図 7 A および図 7 B、あるいは図 1 5 の
駆動方法を用いる場合には、共通電極電位制御回路の電位レベルは 3 つ
必要であったが、本実施形態の場合には、電位レベルは 2 つだけで済む。
よって、図 6 A および図 6 B、図 7 A および図 7 B、あるいは図 1 5 の
10 駆動方法に比べて、共通電極電位制御回路の構成を簡単にすることがで
き、コストを削減することができるという効果がある。

(p チャネル型 T F T で構成した場合)

今までは、スイッチング素子として n チャネル型 (ゲート電位が閾値
電圧より大きいときに O N、小さいときに O F F となる) の薄膜トラン
15 ジスタを想定して説明してきた。しかし、p チャネル型の T F T (ゲー
ト電位が閾値電圧より大きいときに O F F、小さいときに O N となる)
の薄膜トランジスタの場合であっても全く同様に考えられ、(従来例の
問題点の分析)、(本発明の原理説明 1 : 輝度傾斜・フリッカ低減の原理)、
(本発明の原理 2 : β および γ の最適分布)、(原理に関する補足事項
20 1 : V_{cp} と $\Delta c c$ について)、(原理に関する補足事項 2 : 走査電極と
共通電極の給電方法について)、(原理に関する補足事項 3 : 他の回路構
成) などにおいて述べてきたことはすべて適用できる。なぜならば、基
本となる (式 1 1) (あるいは、(式 4 2)) の電荷保存の関係式は n チャ
ネル型であろうと p チャネル型であろうと成立するからである。

25 ただ注意しなければならないのは、p チャネル型薄膜トランジスタの
場合、一般に、 V_{gon} と V_{goff} の上下関係が入れ替わることであ

る。よって、図 18 に対応する再充電電圧の大小関係図を描くと図 30 のようになり、従って、(式 16) に対応する再充電電圧の大小関係は(式 44) のようになる。

$$\begin{aligned}
 & |\Delta V_b(O, +)| < |\Delta V_b(E, +)| \\
 5 \quad & |\Delta V_b(O, -)| < |\Delta V_b(E, -)| \\
 & |\Delta V_b(O, +)| - |\Delta V_b(O, -)| \\
 & < |\Delta V_b(E, +)| - |\Delta V_b(E, -)| \\
 & \dots (\text{式 44})
 \end{aligned}$$

なお、p チャネル型の薄膜トランジスタの場合、突き抜け電圧が正になり、従って再充電電圧は負となるので、絶対値記号をつけてある。絶対値記号をはずせば(式 45) のようになる。

$$\begin{aligned}
 & \Delta V_b(O, +) > \Delta V_b(E, +) \\
 & \Delta V_b(O, -) > \Delta V_b(E, -) \\
 & \Delta V_b(O, +) - \Delta V_b(O, -) \\
 15 \quad & > \Delta V_b(E, +) - \Delta V_b(E, -) \\
 & \dots (\text{式 45})
 \end{aligned}$$

(式 45) を(式 16) と比較すると、第 3 式の関係は同じであるが、第 1 式と第 2 式においては不等号の向きが逆になる。すると、(式 21) はそのまま成り立つが、(式 20) の場合は不等号の向きが逆となる。

20 この場合の輝度傾斜およびフリッカをなくす条件について考える。まず、輝度傾斜をなくすための条件としては、(式 28) と(式 45) の第 3 式から、(式 29) と全く同じ関係式が導かれる。また、フリッカをなくすための条件としては、(式 30) の右辺は(式 45) の第 1 式、第 2 式により負となるが、 ΔV_{gon} も負であるため、やはり(式 31) と
25 全く同じ関係式が得られる。すなわち、薄膜トランジスタが n チャネル型か p チャネル型かに関わらず、輝度傾斜およびフリッカをなくすため

の条件は全く同じ表式となり、本発明の構成はすべて適用できることになる。

(複数行の同時走査を行なう構成の場合)

- 液晶を駆動するときに、1つの画素に1フレーム(表示期間)内で2
5 回以上の充電を行うことがある。例えば1フレーム内で映像信号の書き込みを行った後に、黒表示をするための映像信号の書き込みを行い、動画に対するばけを改善することがある(一般に、映像信号を書き込んでから1フレームの50~99%の時間が経過した後に、黒表示のための映像信号を書き込むことが多い)。あるいは、特にOCB (Optically
10 Compensated Bend) モードの液晶(ベンドネマティックLCDとも言う)を用いる場合などで、逆転移防止のために、同様に黒表示のための映像信号を書き込むことがある。あるいは、画素の充電を行う1H~2H(1Hは水平周期)前に予備充電を行うために映像信号を書き込むこともある。
- 15 これらの場合、複数の行に同時に映像信号を書き込む(すなわち、複数の行の走査電極の電位を同時にV_{gon}にする)ケースが発生する。例えば、黒表示をおこなうときに複数の行に同時に黒信号を書き込んだり、あるいは予備充電を他の画素の本充電と同時にいたりする場合がそれである。
- 20 以上のような場合も、同時にV_{gon}にするそれぞれの走査電極に対して、蓄積容量を介して接続される先の共通電極(例えば図3において、G1に対してC1、G2に対してC2)の電位を、書き込まれる映像信号の極性に応じて変動させてやれば、それぞれの書き込み(充電)に対して信号振幅の増大効果を得ることができ、矛盾のない駆動を行うこと
25 ができる。

(駆動回路のコストに関する補足)

ところで、本発明の場合、走査信号駆動回路と共通電極電位制御回路を備え付けなければならない（共通電極電位を一定に保っておく一般的な駆動方法の場合、共通電極電位制御回路は不要）ので、コストが高くなるのではないかと懸念があり得る。しかし、マスクレイアウト設計の段階で、これらの駆動回路と画素スイッチング素子を同じレイアウト上に設計しておけば、実際に製造する段階で別段余分の工程が増えるわけではなく、コストが上がることはない。なお、このようにして走査電極駆動回路と共通電極電位制御回路をスイッチング素子と同じ基板内に作り込むためには、多結晶Si、単結晶Si、あるいはSOI（シリコン・オン・インシュレータ）型の薄膜トランジスタ（あるいはMOSFET）を使うのが望ましい。なぜならば、これらの半導体基板を用いる場合には、pチャネル型とnチャネル型の薄膜トランジスタのいずれであっても製造できるので、駆動回路設計の自由度が高くなるからである。

（電流駆動型素子の場合）

15 なお、液晶が印加電圧によって光学的状態を制御するものである（電圧駆動）のに対し、自発光型のダイオード、レーザー、エレクトロルミネッセンス材料などは、一般に電流によって光学的状態を制御している（電流駆動）。しかし、例えば図31のように、画素TFTで別の補助TFT25（補助スイッチング素子とも呼ぶ）のゲート電位を制御し、それにより有機エレクトロルミネッセンス素子24への流入電流を制御する
20 という画素構成にすれば、アクティブマトリクス型の駆動が可能である。

この場合も、破線で囲んだ部分をひとまとめにすれば、あたかも電圧制御で光学的状態が制御される表示媒質であるかのように見なすことができる。従って、本発明の構成を適用することができる。なお、この場合、補助TFT25のゲート・ソース間容量とゲート・ドレイン間容量
25 の和をC1cと見なせばよい。

なお、この様な素子の場合、補助TFT25のゲートに必ずしも正負両極性の電圧印加をする（すなわち交流駆動する）必要はない。しかし、仮に直流駆動であっても、ゲート電位（図31の $V_g(n)$ で示した部分の電位）が立ち下がるときに、再充電電圧の表示領域内分布により電位 V_d に表示領域内分布が生じ、輝度傾斜が発生する。これは、例えば

5 （式17）の4つの式のうち、例えば第1式と第3式（あるいは第2式と第4式でもよい）を比較したときに、 $\Delta V_b(O, +)$ と $\Delta V_b(E, +)$ に差が発生することにより、 $V_{do}(O, +)$ と $V_{do}(E, +)$ の値が異なるからであると言える。そこで、 $V_{do}(O, +)$

10 と $V_{do}(E, +)$ の差が縮まるように、 α_{st} あるいは α_{gd} に表示領域内で分布を与えてやれば、輝度傾斜を解消することができる。

以上で述べてきたように、輝度傾斜改善効果は $\gamma = \alpha_{st} V_{cp} / 2$ が表示領域内で一定値であれば得られない。逆に言えば、 γ の値が表示領域内で一定でないようにすることにより、初めて輝度傾斜改善効果が

15 得られる。この γ というのは（式12）ないし（式14）の説明からもわかるように、共通電極から画素電極に重畳される容量結合電圧の、映像信号の極性が正の場合と負の場合での差（言い換えれば、表示媒質に正極性の電圧が印加されるときと、負極性の電圧が印加されるときとの差）である。すなわち、表示媒質に正極性の電圧が印加されるときと、

20 負極性の電圧が印加されるときとで、容量結合電圧の表示領域内での分布が異なることにより、輝度傾斜改善効果が得られるともいえる。

なお、画素電極に重畳される容量結合電圧は、必ずしも共通電極からである必要はない。しかし、走査電極に同期させて電位を自由に調整するためには、共通電極を用いるのが望ましい。

25 なお、本発明において画面内で値を変化させたりする方法は、基本的には、意図的にそのようなレイアウトにすることにより（すなわち、設

計マスク図面を意図的にそのようにすることにより）実現するものである。しかし、設計マスク図面を従来例のように（すなわち、画素Pと画素Qのレイアウトに差を与えず、かつ画面内で均一に）作成しても、例えば、製造時のマスク合わせを意図的にずらすことによっても本発明の

5 効果は得られる。

なお、容量値を変化させるときには、2つの導電層（または半導体層）が絶縁層を挟み込むことによって形成される容量において、2つの導電層のオーバーラップする面積を変化させることにより行うのが最も容易である。しかし、2つの導電層（または半導体層）が平面的にオーバー
10 ラップしないが近接していることにより生じる容量を利用し、レイアウト上での2つの導電層の間のギャップを変えることによって容量を変え
るという方法もちろん可能である。さらには、絶縁層の厚みを変えたり、場合によっては誘電率を変えることによって容量を変えるということも全く不可能というわけではない。

15 なお、以上では、再充電電圧の面内分布を補正するという主旨で説明してきたが、製造プロセス上の誤差（合わせ、抜き、残し等の寸法のずれや不均一性）によって生じるフリッカや輝度傾斜も本発明と同様の方法で補正できるのは言うまでもない。

20 なお、走査信号駆動回路から画面端部までの配線部の距離が各行毎に異なっていることによる各行毎の再充電電圧の発生ムラ、あるいは特に図2の構成の場合などで、対向電極の上端や下端で電位固定しているために生じる中央部と上下とでの再充電電圧差などを補正するために、各行毎に α_{st} や α_{gd} を変えてもよい。

25 なお、走査信号駆動回路は上から給電するとしたが、別の下から給電してもかまわないし、上下両側から給電してもかまわない。また、1列おきに交互に上下から給電してももちろんかまわない。

なお、以上では走査信号は左（または右）から、映像信号は上（または下）から給電するとして説明したが、別に走査信号を上（または下）から、映像信号を左（または右）から給電するような表示装置であっても本発明は採用できる。

- 5 なお、上記の実施形態では、表示装置について述べたが、これは、走査信号駆動回路および映像信号駆動回路を含んだ全体を指す。これに対して、駆動回路を含まずに、アレイ基板、対向基板、および液晶を最低限含んだ構成からなる部分を特に「表示素子」と呼ぶ。本発明の効果は、表示装置および表示素子のいずれに対しても得られる。
- 10 なお、液晶としては、上述のTN液晶やIPS液晶以外でもよい。応答速度が比較的速くかつ高コントラストが得られるVA（垂直配向）液晶を用いてもよいし、MVA（マルチドメインVA）液晶であっても良いし、他の液晶であってもよい。例えば、TN（ツイステッド・ネマチック）液晶、STN（スーパー・ツイステッド・ネマチック）液晶、VA液晶（垂直配向液晶、またはホメオトロピック液晶）やホモジニアス配向液晶等を含むECB（電界制御複屈折）型液晶、ペント液晶、IPS（面内スイッチング）液晶、GH（ゲスト・ホスト）液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶、OCB液晶、ディスコチック液晶、およびその他のさまざまなモードが使用しうる。液晶としては、
- 15 ノーマリホワイト型（印加電圧の増加とともに透過率が小さくなる）であってもノーマリブラック型（印加電圧の増加とともに透過率が大きくなる）であってもよい。また、液晶以外でも印加電圧によって光学的特性が変化する材料であれば用いることができる。例えばBSO（ピスマス・シリコン・オキサイド）等の電気光学結晶が挙げられる。さらには、
- 20 エレクトロクロミック材料や、自発光型のダイオード、レーザー、エレクトロルミネッセンス材料などであってもよい。あるいは、DMD
- 25

(Deformable Mirror Device) などでもよい。ただ、液晶が最も安価であり、これを使用するのが望ましい。

なお、上記の実施形態では、直視型の液晶ディスプレイパネルを中心に述べてきたが、液晶プロジェクタなどに用いられる液晶素子（多結晶
5 Si型、単結晶Si型、あるいはSOI（シリコン・オン・インシュレータ）型なども含む）などにも当然応用することができる。

なお、第1～第3の実施形態では、TN型構造（より一般には、画素電極と対向電極が液晶層を挟んで平行平板容量を形成する構造）の表示装置について、第4～第6の実施形態では、IPS型構造（より一般に
10 は、共通電極が画素電極と同一基板に形成されていて、基板に平行な電界により液晶を動作させる構造）の表示装置について説明した。

しかし、第1～第3の実施形態、すなわち図14の単位画素回路構成をIPS型の構成で実施しても良い。例えば、基板上に共通電極（電位 $V_c(n)$ ）と対向電極（電位 V_f ）を別々に作成すればよい（対向電極
15 は行毎、あるいは列毎に分離されてもよい）。

また、逆に、第4～第6の実施形態、すなわち図8の単位画素回路構成をTN型の構成で実施しても良い。この場合、対向側の基板に形成された対向電極が共通電極の役目を果たす。一般的に、対向電極は表示領域全面にわたって共通の1枚の電極であるので、全画面が走査される間
20 常に電位が $V_c(+)$ または $V_c(-)$ のいずれかをとりようにしなければならないが、本発明の効果が得られることには変わりない。この場合、 $V_{c\text{off}}$ はこれらの平均値、すなわち $[V_c(+) + V_c(-)] / 2$ であると考えればよい（但し、この場合、(式19)によれば $\Delta V_{cc} = 0$ となるので、（原理に関する補足事項1： V_{cp} と Δc_c について）で述べた経時安定性改善の効果は期待できない）。

もちろん、TN型の構成で対向電極を1行毎に絶縁分離してやれば各

行の対向電極電位を個別に設定することが可能となり、第4～第6の実施形態を全くそのまま実現できる。

なお、本発明で取り上げた駆動方法の変形として、例えば図8や図14の単位画素回路構成において、共通電極あるいは対向電極をすべて同じ電位に保ったまま変動させるという駆動方法がある（シンクロゲート駆動方法）。例えば、図14において、映像信号電極から与える映像信号が正極性の場合には、対向電極電位 V_f および共通電極電位 $V_c(n)$ をすべてある第1の電位として、負極性の場合には別のある第2の電位とするというものである。この場合、図14の C_{st} と C_{lc} の接続先（すなわち $V_c(n)$ および V_f ）は結局同じ電位であるので、 C_{st} と C_{lc} は単なる並列容量と見なすことができ、 $C_{st} + C_{lc}$ は、図8の C_{lc} に等価であると思なうことができる（図8の C_{st} は0となることもありうる）。

さらに、上記第1の電位を $V_c(+)$ 、第2の電位を $V_c(-)$ とみなし、 $V_{c off}$ はこれらの平均値、すなわち $[V_c(+) + V_c(-)] / 2$ であると考えればよい（但し、この場合（式19）によれば $\Delta V_{cc} = 0$ となるので、（原理に関する補足事項1： V_{cp} と Δc_c について）で述べた経時安定性改善の効果は期待できない）。

請求の範囲

1. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示装置であって、

- 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{st} = C_{st} / C_{tot} \quad \dots (\text{式1})$$

で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示装置。

2. 前記表示装置は、表示周期に応じて、映像信号電極に極性の異なる2種類の映像信号を印加する映像信号駆動回路を備えることを特徴とする請求項1記載の表示装置。

3. 前記表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも2値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも2値の出力電位レベルを有することを特徴とする請求項2記載の表示装置。

4. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の

他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\gamma = \alpha \sin V_{cp} / 2 \quad \cdots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c (+) - \Delta V_c (-) \quad \cdots (\text{式 } 3))$$

10 で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくしたことを特徴とする請求項 3 記載の表示装置。

5. 前記 γ の、画面内で給電端から近い部分での値を $\gamma (O)$ 、前記画面内で給電端から遠い部分での値を $\gamma (E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma (M)$ とした場合、前記 $\gamma (M)$ は $[\gamma (O) + \gamma (E)] / 2$ よりも小さいことを特徴とする請求項 4 記載の表示装置。

6. 前記 V_{cp} は負の値をとることを特徴とする請求項 4 記載の表示装置。

7. ある走査電極が選択されるときには、前記走査電極の電位は第 1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

25 前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位

レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\beta = \alpha_{gd} + \alpha_{st} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式 } 4)$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c(+)$
5 $+ \Delta V_c(-)] / 2 \quad \dots (\text{式 } 5))$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項 3 記載の表示装置。

8. 前記 β の、画面内で給電端から近い部分での値を $\beta(O)$ 、前記画面内で給電端から遠い部分での値を $\beta(E)$ 、距離的にそれらの中間に
10 あたる部分での値を $\beta(M)$ とするとき、 $\beta(M)$ は $[\beta(O) + \beta(E)] / 2$ よりも大きいことを特徴とする請求項 7 記載の表示装置。

9. 前記 ΔV_{cc} は負であることを特徴とする請求項 7 記載の表示装置。

10. ある走査電極が選択されるときには、前記走査電極の電位は第
15 1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第 1 の電位レベル $V_c(+)$ となり、前
20 記映像信号の極性が負の場合には第 2 の電位レベル $V_c(-)$ となり、

前記共通電極の第 1 の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第 2 の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

25 $r = \alpha_{st} V_{cp} / 2 \quad \dots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c(+)$
 $- \Delta V_c(-) \quad \dots (\text{式 } 3))$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ

$$\beta = \alpha g d + \alpha s t (\Delta V c c / \Delta V g o n) \quad \dots (式4)$$

(ここで、 $\Delta V g o n = V g o n - V g o f f$ 、 $\Delta V c c = [\Delta V c$
5 (+) + $\Delta V c (-)] / 2 \quad \dots (式5)$)

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項3記載の表示装置。

11. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対
10 向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数ある表示装置であって、

15 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を $C g d$ で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を $C s t$ で表し、前記画素電極に電氣的に接続される全容量の総和を $C t o t$ で表した場合、

$$\alpha g d = C g d / C t o t, \alpha s t = C s t / C t o t \quad \dots (式1)$$

20 で表される $\alpha g d$ および $\alpha s t$ とともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示装置。

12. 前記表示装置は、複数の映像信号電極に極性の異なる2種類の映像信号を同時に印加し、かつ、各々の前記映像信号電極についてみた
ときに、表示周期に応じて極性の異なる2種類の映像信号を印加する映
25 像信号駆動回路を備えることを特徴とする請求項11記載の表示装置。

13. 前記表示装置は、ある1つの走査電極に属する複数の画素のう

ち、第 1 の極性の映像信号を印加する映像信号電極に属する画素の画素電極に接続される蓄積容量の他方の接続先の第 1 の共通電極と、前記第 1 の共通電極とは異なり、第 2 の極性の前記映像信号を印加する前記映像信号電極に属する前記画素の前記画素電極に接続される前記蓄積容量
5 の他方の接続先の第 2 の共通電極とを備えたことを特徴とする請求項 1 2 記載の表示装置。

1 4. 前記表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも 2 値の出力電位
10 レベルを有し、前記走査信号駆動回路は少なくとも 2 値の出力電位レベルを有することを特徴とする請求項 1 3 記載の表示装置。

1 5. ある走査電極が選択されるときには、前記走査電極の電位は第 1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、
15 前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極のうち、

前記第 1 の共通電極の電位は、前記走査電極が選択されるときには、前記第 1 の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第 1 の電位レベル $V_c(+)$ となり、前記映像信号の
20 極性が負の場合には第 2 の電位レベル $V_c(-)$ となり、

前記第 2 の共通電極の電位は、前記走査電極が選択されるときには、前記第 2 の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第 1 の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c(-)$ となり、

25 前記共通電極の第 1 の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第 2 の電位

レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha s t V_{cp} / 2 \quad \cdots (\text{式 } 2) \quad (\text{ここで、} V_{cp} = \Delta V_c(+) - \Delta V_c(-) \quad \cdots (\text{式 } 3))$$

- 5 で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくしたことを特徴とする請求項14記載の表示装置。
16. 前記 γ の、画面内で給電端から近い部分での値を $\gamma(O)$ 、前記画面内で給電端から遠い部分での値を $\gamma(E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma(M)$ とすると、 $\gamma(M)$ は $[\gamma(O) + \gamma(E)]$
- 10 $/ 2$ よりも小さいことを特徴とする請求項15記載の表示装置。

17. 前記 V_{cp} は負であることを特徴とする請求項15記載の表示装置。

18. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間
- 15 中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、
- 前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極のうち、

- 前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極
- 20 性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

- 前記第2の共通電極の電位は、前記走査電極が選択されるときには、前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映
- 25 像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間にお

ける電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第2の電位レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\beta = \alpha g d + \alpha s t (\Delta V_{cc} / \Delta V_{gon}) \quad \cdots (\text{式} 4)$$

- 5 (ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c (+) + \Delta V_c (-)] / 2$ … (式5))

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項14記載の表示装置。

19. 前記 β の、画面内で給電端から近い部分での値を $\beta (O)$ 、前記
10 画面内で給電端から遠い部分での値を $\beta (E)$ 、距離的にそれらの中間にあたる部分での値を $\beta (M)$ とすると、 $\beta (M)$ は $[\beta (O) + \beta (E)] / 2$ よりも大きいことを特徴とする請求項18記載の表示装置。

20. 前記 ΔV_{cc} は負であることを特徴とする請求項18記載の表示装置。

- 15 21. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、
前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極のうち、

- 20 前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第1の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c (-)$ となり、

- 前記第2の共通電極の電位は、前記走査電極が選択されるときには、
25 前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c (+)$ となり、前記映

像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を ΔV_c

5 $(-)$ で表した場合、

$$\gamma = \alpha_{st} V_{cp} / 2 \quad \dots (\text{式2}) \quad (\text{ここで、} V_{cp} = \Delta V_c(+) - \Delta V_c(-) \quad \dots (\text{式3}))$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、

$$10 \quad \beta = \alpha_{gd} + \alpha_{st} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式4})$$

$$(\text{ここで、} \Delta V_{gon} = V_{gon} - V_{goff}, \Delta V_{cc} = [\Delta V_c(+) + \Delta V_c(-)] / 2 \quad \dots (\text{式5}))$$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項14記載の表示装置。

15 22. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当段の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有する表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、

前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$25 \quad \alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots (\text{式6})$$

で表される $\alpha g d$ および $\alpha l c$ をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示装置。

23. 前記表示装置は、表示周期に応じて、映像信号電極に極性の異なる2種類の映像信号を印加する映像信号駆動回路を備えることを特徴とする請求項22記載の表示装置。

24. 前記表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも2値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも2値の出力電位レベルを有することを特徴とする請求項23記載の表示装置。

25. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha l c V_{cp} / 2 \quad \cdots \text{(式7)}$$

$$(\text{ここで、} V_{cp} = \Delta V_c(+)-\Delta V_c(-) \quad \cdots \text{(式8)})$$

で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくしたことを特徴とする請求項24記載の表示装置。

26. 前記 γ の、画面内で給電端から近い部分での値を $\gamma(O)$ 、前記

画面内で給電端から遠い部分での値を $\gamma(E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma(M)$ とすると、 $\gamma(M)$ は $[\gamma(O) + \gamma(E)] / 2$ よりも小さいことを特徴とする請求項25記載の表示装置。

27. 前記 V_{cp} は負であることを特徴とする請求項25記載の表示装置。

28. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\beta = \alpha_{gd} + \alpha_{lc} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (式9)$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c(+)] + \Delta V_c(-)$) $/ 2 \quad \dots (式10)$

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項24記載の表示装置。

29. 前記 β の、画面内で給電端から近い部分での値を $\beta(O)$ 、前記画面内で給電端から遠い部分での値を $\beta(E)$ 、距離的にそれらの中間にあたる部分での値を $\beta(M)$ とすると、 $\beta(M)$ は $[\beta(O) + \beta(E)] / 2$ よりも大きいことを特徴とする請求項28記載の表示装置。

30. 前記 ΔV_{cc} は負であることを特徴とする請求項28記載の表

示装置。

31. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

- 5 前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極の電位は、前記走査電極が選択されるときには、映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

- 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha l c V_{cp} / 2 \quad \dots (\text{式7})$$

$$(\text{ここで、} V_{cp} = \Delta V_c(+) - \Delta V_c(-) \quad \dots (\text{式8}))$$

- 15 で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、

$$\beta = \alpha g d + \alpha l c (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式9})$$

$$(\text{ここで、} \Delta V_{gon} = V_{gon} - V_{goff}, \Delta V_{cc} = [\Delta V_c(+) + \Delta V_c(-)] / 2 \quad \dots (\text{式10}))$$

- 20 で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項24記載の表示装置。

32. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当段の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、あ
- 25

る1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数ある表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots (\text{式6})$$

で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示装置。

33. 前記表示装置は、複数の映像信号電極に極性の異なる2種類の映像信号を同時に印加し、かつ、各々の前記映像信号電極についてみたときに、表示周期に応じて極性の異なる2種類の映像信号を印加する映像信号駆動回路を備えることを特徴とする請求項32記載の表示装置。

34. 前記表示装置は、ある1つの走査電極に属する複数の画素のうち、第1の極性の映像信号を印加する映像信号電極に属する画素の画素電極と表示媒質を介して対向する第1の共通電極と、前記第1の共通電極とは異なり、第2の極性の前記映像信号を印加する前記映像信号電極に属する前記画素の前記画素電極と前記表示媒質を介して対向する第2の共通電極とを備えたことを特徴とする請求項33記載の表示装置。

35. 前記表示装置は、複数の共通電極に電圧信号を印加する共通電極電位制御回路と、複数の走査電極に電圧信号を印加する走査信号駆動回路とを備え、前記共通電極電位制御回路は少なくとも2値の出力電位レベルを有し、前記走査信号駆動回路は少なくとも2値の出力電位レベルを有することを特徴とする請求項34記載の表示装置。

36. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間

中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、
前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

- 前記第 1 の共通電極の電位は、前記走査電極が選択されるときには、
5 前記第 1 の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第 1 の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c(-)$ となり、

- 前記第 2 の共通電極の電位は、前記走査電極が選択されるときには、
前記第 2 の共通電極に対応する前記映像信号電極に印加される前記映像
10 信号の極性が正の場合には第 1 の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c(-)$ となり、

- 前記共通電極の第 1 の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第 2 の電位
15 $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$\gamma = \alpha \cdot 1/c \cdot V_{cp} / 2 \quad \dots (\text{式 } 7)$$

$$(\text{ここで、} V_{cp} = \Delta V_c(+) - \Delta V_c(-) \quad \dots (\text{式 } 8))$$

- で表される γ を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さくしたことを特徴とする請求項 35 記載の表示装置。
20 37. 前記 γ の、画面内で給電端から近い部分での値を $\gamma(O)$ 、前記画面内で給電端から遠い部分での値を $\gamma(E)$ 、距離的にそれらの中間にあたる部分での値を $\gamma(M)$ とするとき、 $\gamma(M)$ は $[\gamma(O) + \gamma(E)] / 2$ よりも小さいことを特徴とする請求項 36 記載の表示装置。
38. 前記 V_{cp} は負であることを特徴とする請求項 36 記載の表示
25 装置。

39. ある走査電極が選択されるときには、前記走査電極の電位は第

1 の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第 2 の電位レベル V_{goff} となり、
前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

- 5 前記第 1 の共通電極の電位は、前記走査電極が選択されるときには、前記第 1 の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

- 前記第 2 の共通電極の電位は、前記走査電極が選択されるときには、
10 前記第 2 の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ となり、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ となり、

- 前記共通電極の第 1 の電位レベル $V_c (+)$ の、以後の保持期間における電位に対する差を $\Delta V_c (+)$ で表し、前記共通電極の第 2 の電位
15 レベル $V_c (-)$ の、以後の保持期間における電位に対する差を $\Delta V_c (-)$ で表した場合、

$$\beta = \alpha_{gd} + \alpha_{lc} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (式 9)$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c (+) + \Delta V_c (-)] / 2 \quad \dots (式 10)$)

- 20 で表される β を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで大きくしたことを特徴とする請求項 35 記載の表示装置。

40. 前記 β の、画面内で給電端から近い部分での値を $\beta (O)$ 、前記画面内で給電端から遠い部分での値を $\beta (E)$ 、距離的にそれらの中間にあたる部分での値を $\beta (M)$ とするとき、 $\beta (M)$ は $[\beta (O) + \beta (E)]$
25 $/ 2$ よりも大きいことを特徴とする請求項 39 記載の表示装置。

41. 前記 ΔV_{cc} は負であることを特徴とする請求項 39 記載の表

示装置。

42. ある走査電極が選択されるときには、前記走査電極の電位は第1の電位レベル V_{gon} となり、前記走査電極が選択されない保持期間中は、前記走査電極の電位は概略第2の電位レベル V_{goff} となり、

5 前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極のうち、

前記第1の共通電極の電位は、前記走査電極が選択されるときには、前記第1の共通電極に対応する映像信号電極に印加される映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の
10 極性が負の場合には第2の電位レベル $V_c(-)$ となり、

前記第2の共通電極の電位は、前記走査電極が選択されるときには、前記第2の共通電極に対応する前記映像信号電極に印加される前記映像信号の極性が正の場合には第1の電位レベル $V_c(+)$ となり、前記映像信号の極性が負の場合には第2の電位レベル $V_c(-)$ となり、

15 前記共通電極の第1の電位レベル $V_c(+)$ の、以後の保持期間における電位に対する差を $\Delta V_c(+)$ で表し、前記共通電極の第2の電位レベル $V_c(-)$ の、以後の保持期間における電位に対する差を $\Delta V_c(-)$ で表した場合、

$$r = \alpha_{lc} V_{cp} / 2 \quad \dots (\text{式 } 7)$$

20 (ここで、 $V_{cp} = \Delta V_c(+)-\Delta V_c(-)$ $\dots (\text{式 } 8)$)

で表される r を、画面内で給電端から近い部分に比べて、給電端から遠い部分のほうで小さく、かつ、

$$\beta = \alpha_{gd} + \alpha_{lc} (\Delta V_{cc} / \Delta V_{gon}) \quad \dots (\text{式 } 9)$$

(ここで、 $\Delta V_{gon} = V_{gon} - V_{goff}$ 、 $\Delta V_{cc} = [\Delta V_c(+)+\Delta V_c(-)] / 2$ $\dots (\text{式 } 10)$)

で表される β を、画面内で給電端から近い部分に比べて、給電端から遠

- い部分のほうで大きくしたことを特徴とする請求項 3 5 記載の表示装置。
- 4 3. 前記表示媒質は液晶であることを特徴とする請求項 1 または 1 1 記載の表示装置。
- 4 4. 前記画素電極と前記対向電極とが液晶層を挟んで平行平板容量を形成する構造であることを特徴とする請求項 4 3 記載の表示装置。
- 4 5. 前記表示媒質は液晶であることを特徴とする請求項 2 2 または 3 2 記載の表示装置。
- 4 6. 前記共通電極は前記画素電極と同一基板に形成され、前記基板に平行な電界により前記液晶を動作させることを特徴とする請求項 4 5 記載の表示装置。
- 10 4 7. 前記 C t o t を構成する容量の少なくとも 1 つが、2 つの導電層あるいは半導体層が絶縁層を挟み込むことによって形成される容量を含み、前記 2 つの導電層あるいは半導体層のオーバーラップする面積を、画面内で給電端から近い部分と遠い部分において異ならせることにより、 $\alpha s t$ または $\alpha l c$ 、および $\alpha g d$ を画面内で給電端から近い部分と遠い部分において異った値にしたことを特徴とする請求項 1、1 1、2 2、または 3 2 記載の表示装置。
- 15 4 8. 請求項 1 または 1 1 記載の表示装置を駆動する方法であって、前記画素電極に、前記スイッチング素子を介して電位を書き込んだ後に、前記 C s t を介した電圧であり、しかも画面内で給電端から近い部分と遠い部分において異なった値を有する電圧を重畳することを特徴とする表示装置の駆動方法。
- 20 4 9. ある走査電極が選択されるときに、前記走査電極に属する複数の画素の画素電極に接続される蓄積容量の他方の接続先の共通電極に、映像信号の極性が正の場合には第 1 の電位レベル $V c (+)$ を印加し、前記映像信号の極性が負の場合には第 2 の電位レベル $V c (-)$ を印加
- 25

することを特徴とする請求項 4 8 記載の表示装置の駆動方法。

50. 請求項 2 2 または 3 2 記載の表示装置を駆動する方法であって、
前記画素電極に、前記スイッチング素子を介して電位を書き込んだ後に、前記 C 1 c を介した電圧であり、しかも画面内で給電端から近い部分と遠い部分において異なった値を有する電圧を重畳することを特徴とする表示装置の駆動方法。

51. ある走査電極が選択されるときに、前記走査電極に属する複数の画素の画素電極と表示媒質を介して対向する共通電極に、映像信号の極性が正の場合には第 1 の電位レベル $V_c (+)$ を印加し、前記映像信号の極性が負の場合には第 2 の電位レベル $V_c (-)$ を印加することを特徴とする請求項 50 記載の表示装置の駆動方法。

52. 画素電極の電位によって表示媒質への印加電圧を制御し、かつ前記表示媒質に正負両極性の電圧を印加することにより表示を行う表示装置であって、

15 前記画素電極以外の電極から前記画素電極に容量結合電圧が重畳され、前記表示媒質に正極性の電圧が印加される場合と負極性の電圧が印加される場合とで、前記容量結合電圧の表示領域内での分布を異ならせたことを特徴とする表示装置。

53. 前記画素電極以外の電極は、共通電極であることを特徴とする請求項 52 記載の表示装置。

54. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示装置であって、

前記走査電極からの容量結合電圧と、前記共通電極からの容量結合電

圧とを画面内で分布を持たせることによりフリッカおよび輝度傾斜を同時に補正することを特徴とする表示装置。

- 5 5. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当段の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有する表示装置であって、

- 10 前記走査電極からの容量結合電圧と、前記共通電極からの容量結合電圧とを画面内で分布を持たせることによりフリッカおよび輝度傾斜を同時に補正することを特徴とする表示装置。

- 5 6. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、
15 前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有する表示装置であって、

ある1つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数あることを特徴とする表示装置。

- 20 5 7. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質を有する表示装置であって、

- 25 ある1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数あることを特徴とする表示装置。

58. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極と前記共通電極との間に形成された蓄積容量を有する表示

5 素子であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$10 \quad \alpha_{gd} = C_{gd} / C_{tot}, \quad \alpha_{st} = C_{st} / C_{tot} \quad \dots \text{(式1)}$$

で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示素子。

59. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、前記画素電極といずれかの前記共通電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極に接続される前記蓄積容量の他方の接続先の前記共通電極は複数ある表示素子であって、

20 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \quad \alpha_{st} = C_{st} / C_{tot} \quad \dots \text{(式1)}$$

25 で表される α_{gd} および α_{st} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示素子。

60. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有する表示素子であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots \text{(式6)}$$

で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分と遠い部分において異なった値にしたことを特徴とする表示素子。

61. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、ある1つの前記走査電極に属する複数の画素の前記画素電極と前記表示媒質を介して対向する前記共通電極は複数ある表示素子であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{lc} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot}, \alpha_{lc} = C_{lc} / C_{tot} \quad \dots \text{(式6)}$$

で表される α_{gd} および α_{lc} をともに、画面内で給電端から近い部分

と遠い部分において異なった値にしたことを特徴とする表示素子。

- 6 2. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、対向電極と、前記画素電極と前記対向電極との間に挿入された表示媒質と、
- 5 前記画素電極と前記共通電極との間に形成された蓄積容量を有し、前記走査電極は表示領域の片側のみから給電され、前記共通電極は少なくとも前記表示領域で前記走査電極が給電されるのと反対側の辺で電位が固定された表示装置であって、

- 前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C_{gd} で表し、前記画素電極と前記共通電極との間の共通電極－画素電極間容量を C_{st} で表し、前記画素電極に電氣的に接続される全容量の総和を C_{tot} で表した場合、
- 10

$$\alpha_{gd} = C_{gd} / C_{tot} \quad \dots (\text{式 } 101)$$

- で表される α_{gd} の、表示領域内で前記走査電極の給電端から最も遠い部分での値を $\alpha_{gd}(F)$ とした場合、表示領域内で前記走査電極の給電端から最も遠い部分と最も近い部分の間で、 α_{gd} の値が $\alpha_{gd}(F)$ よりも大きくなるような位置が存在することを特徴とする表示装置。
- 15

- 6 3. マトリクス状に配置された複数の画素電極と、これに接続されたスイッチング素子と、走査電極と、映像信号電極と、共通電極と、前記画素電極と前記共通電極との間に挿入された表示媒質と、前記表示媒質を介して前記画素電極と対向する前記共通電極および当該の前記走査電極以外の電極と前記画素電極との間に形成された蓄積容量を有し、前記走査電極は表示領域の片側のみから給電され、前記共通電極は少なくとも前記表示領域で前記走査電極が給電されるのと反対側の辺で電位が
- 20
- 25 固定された表示装置であって、

前記画素電極と前記走査電極との間の走査電極－画素電極間容量を C

gdで表し、前記画素電極と前記共通電極との間の共通電極一面素電極間容量をC_{1c}で表し、前記画素電極に電氣的に接続される全容量の総和をC_{tot}で表した場合、

$$\alpha_{gd} = C_{gd} / C_{tot} \quad \dots (\text{式 } 101)$$

- 5 で表される α_{gd} の、表示領域内で前記走査電極の給電端から最も遠い部分での値を $\alpha_{gd}(F)$ とすると、表示領域内で前記走査電極の給電端から最も遠い部分と最も近い部分の間で、 α_{gd} の値が $\alpha_{gd}(F)$ よりも大きくなるような位置が存在することを特徴とする表示装置。

64. 前記画素電極に正極性の映像信号が充電された後の保持期間と、
10 前記画素電極に負極性の前記映像信号が充電された後の保持期間において、共通電極電位が異なることを特徴とする請求項4、7、10、15、18、21、25、28、31、36、39、または42記載の表示装置。

65. 前記走査信号駆動回路は、複数の行に同時に書き込みを行うこと
15 とを特徴とする請求項3、14、24、または35記載の表示装置。

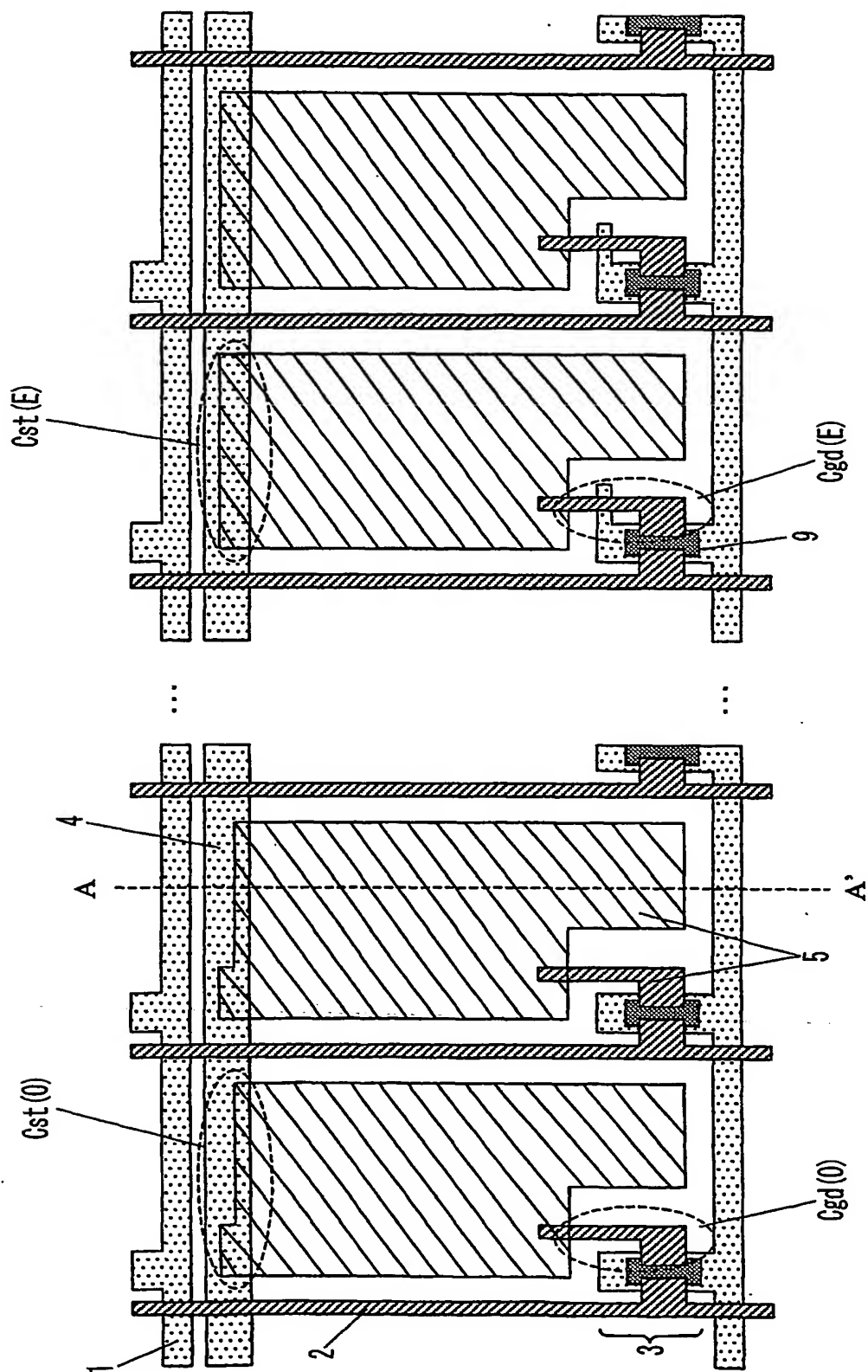
66. 前記表示媒質はOCBモードの液晶であることを特徴とする請求項65記載の表示装置。

67. 前記走査信号駆動回路と前記共通電極電位制御回路はいずれも前記スイッチング素子と同じ基板内に作り込まれることを特徴とする請求項3、14、24、または35記載の表示装置。
20 求項3、14、24、または35記載の表示装置。

68. 前記表示媒質は、電流によって光学的状態を制御する媒質と補助スイッチング素子からなることを特徴とする請求項1、11、22、または32記載の表示装置。

69. 電流によって光学的状態を制御する前記媒質は、有機エレクト
25 ロルミネセンス媒質であることを特徴とする請求項68記載の表示装置。

THIS PAGE BLANK (USPTO)



(給電端から遠い部分)

(給電端から近い部分)

FIG. 1

THIS PAGE BLANK (USPTO)

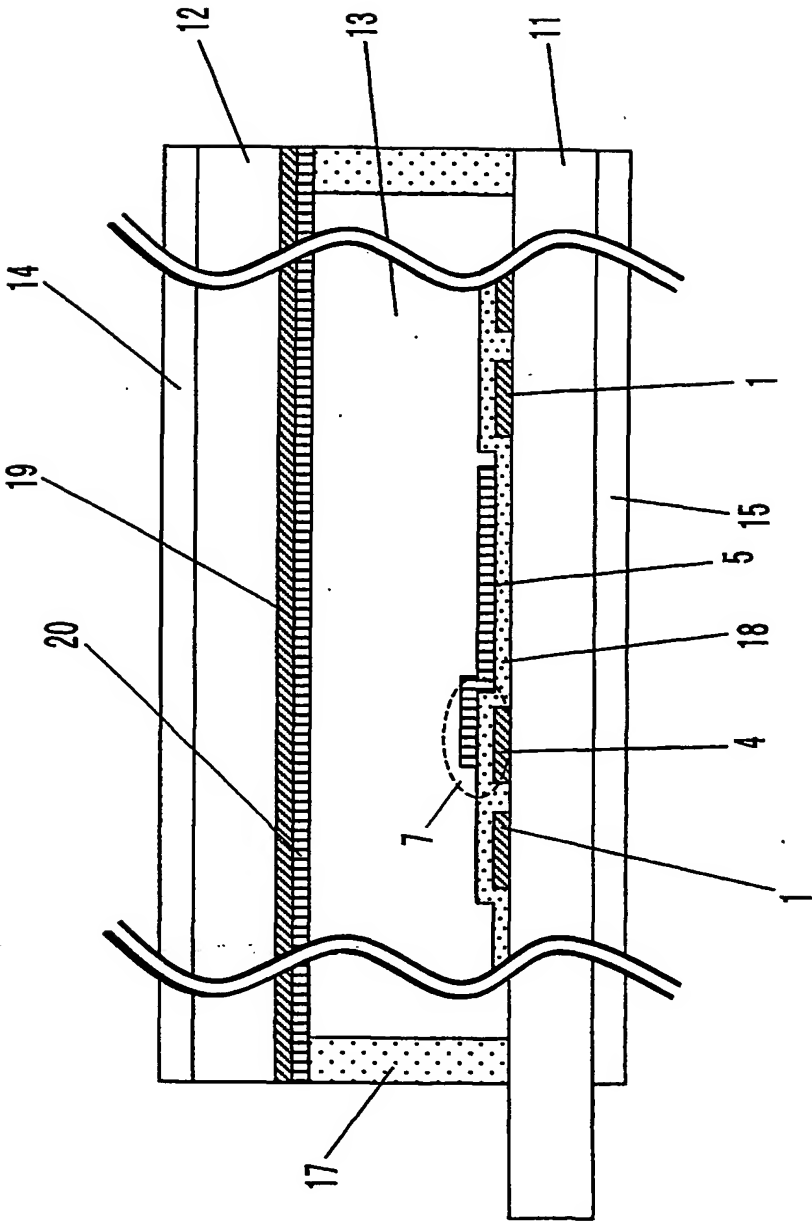


FIG. 2

THIS PAGE BLANK (USPTO)

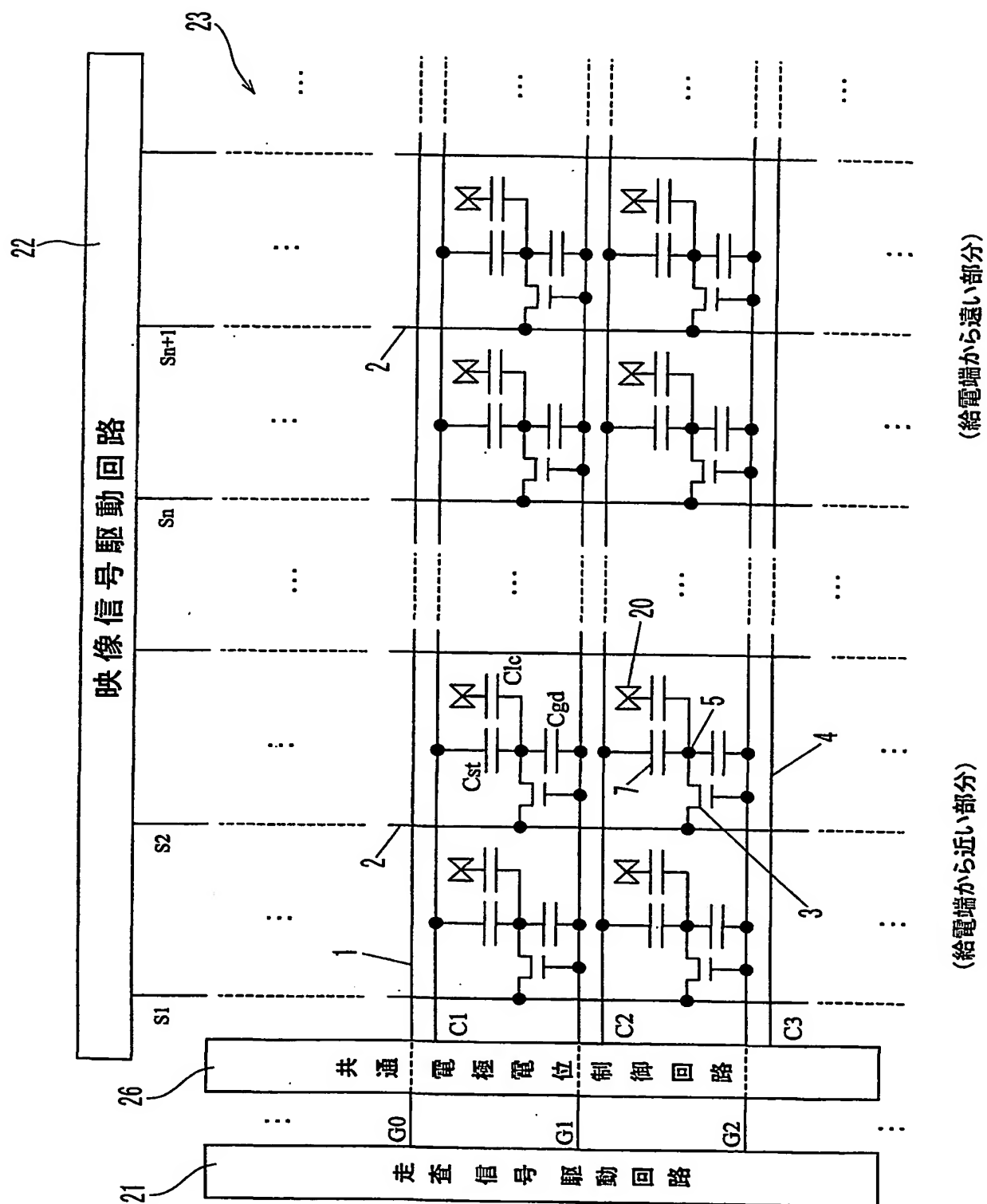


FIG. 3

THIS PAGE BLANK (USPTO)

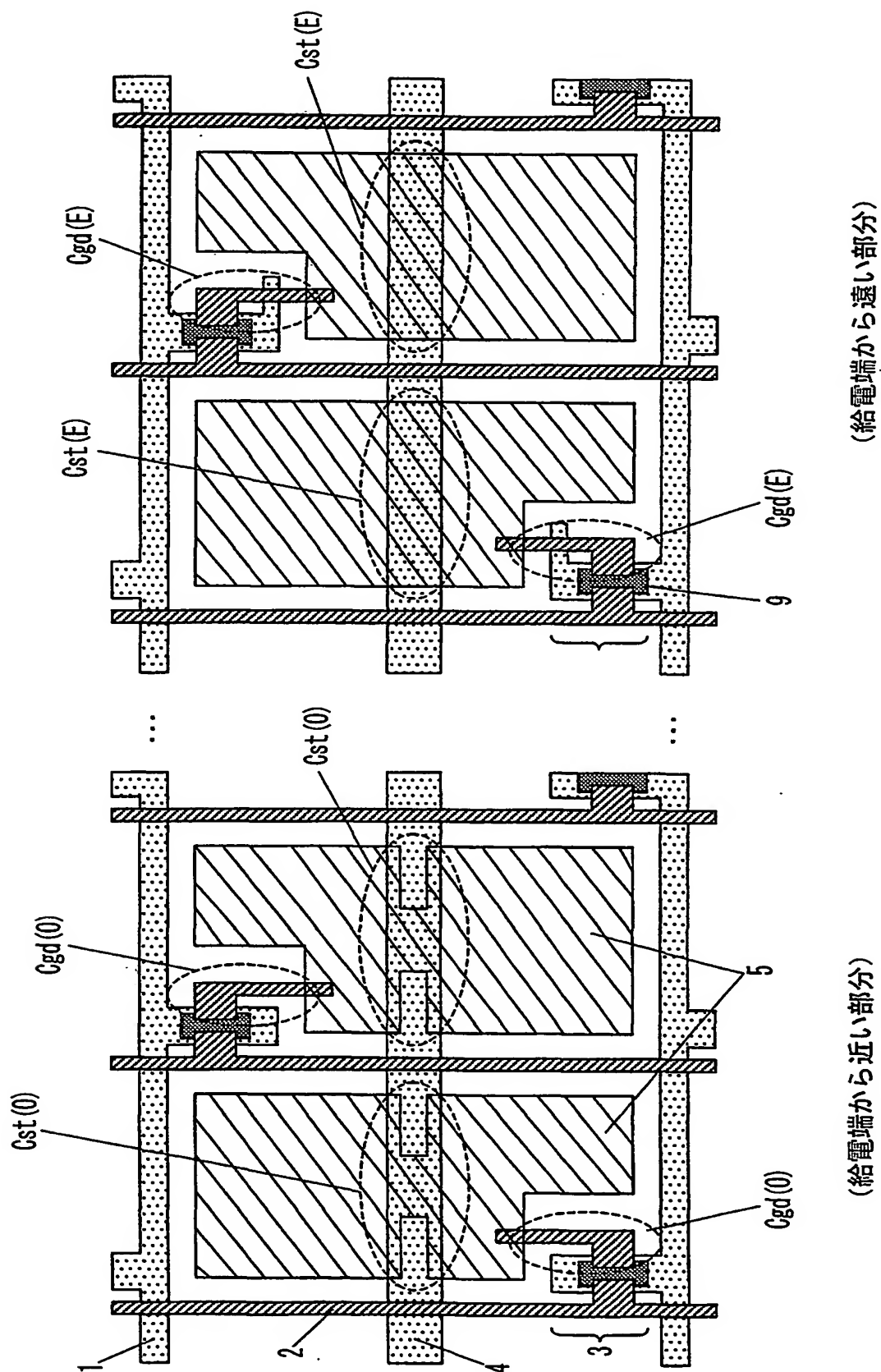


FIG. 4

THIS PAGE BLANK (USPTO)

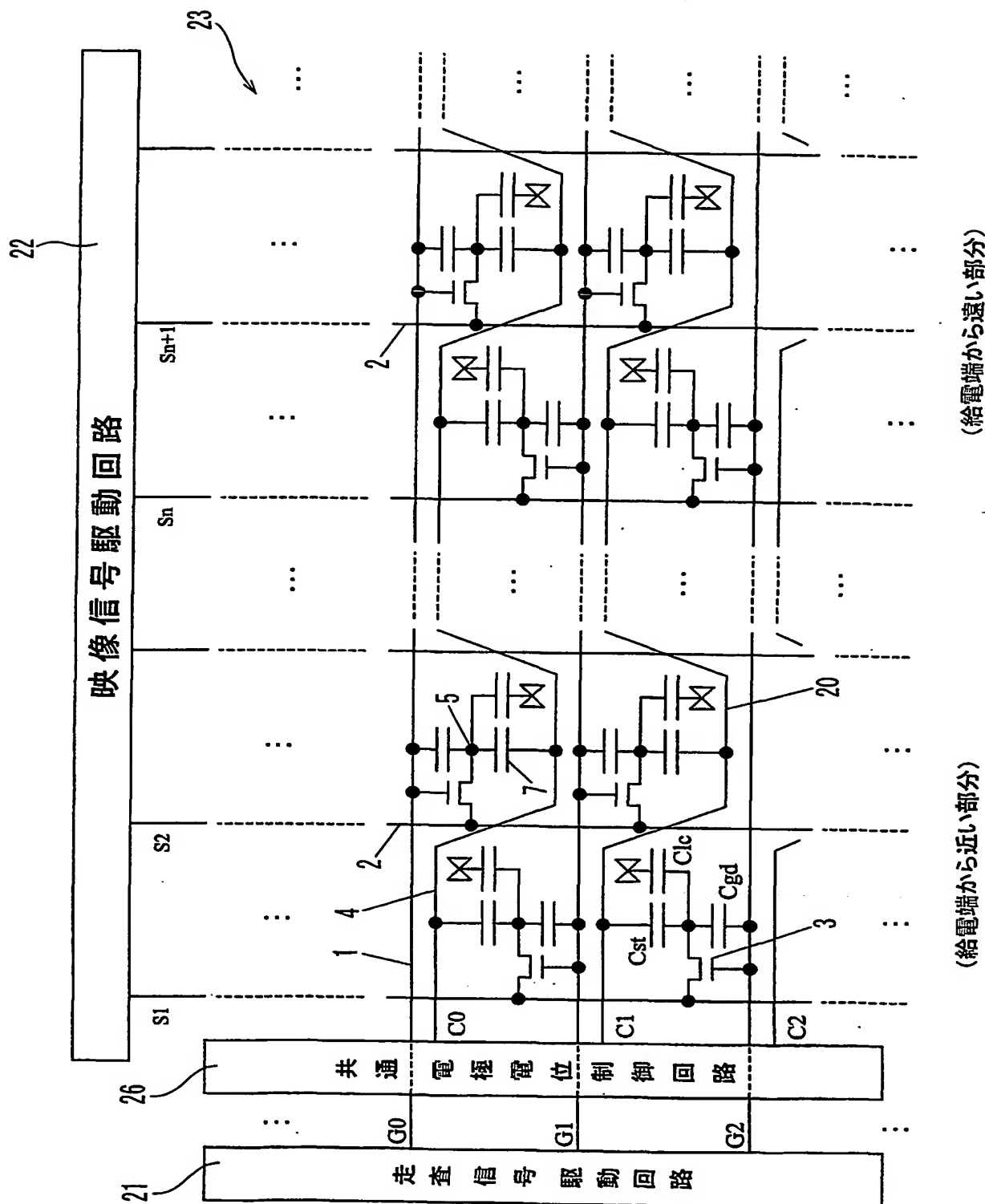


FIG. 5

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USE)

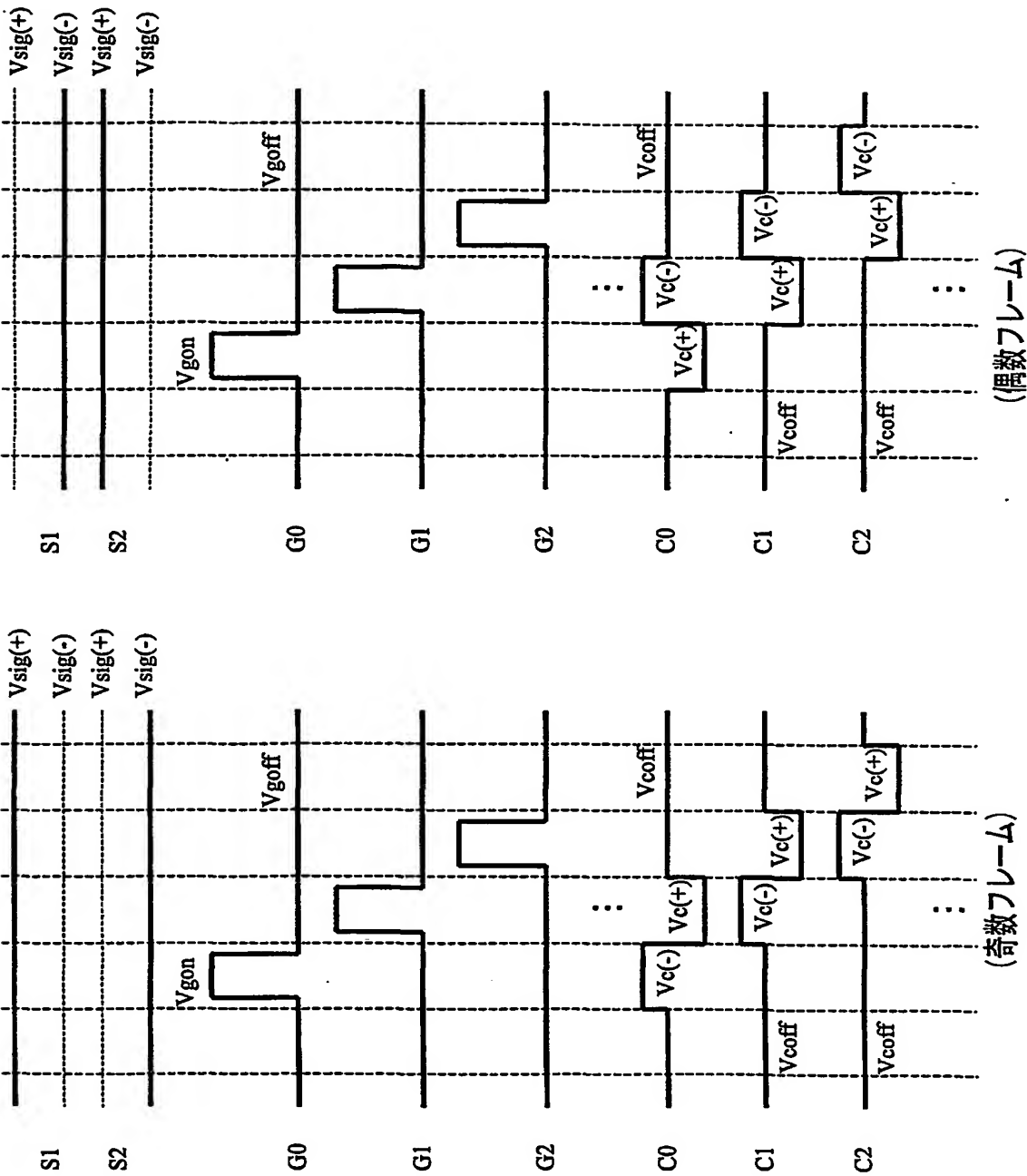


FIG. 7A

FIG. 7B

THIS PAGE BLANK (USPTO)

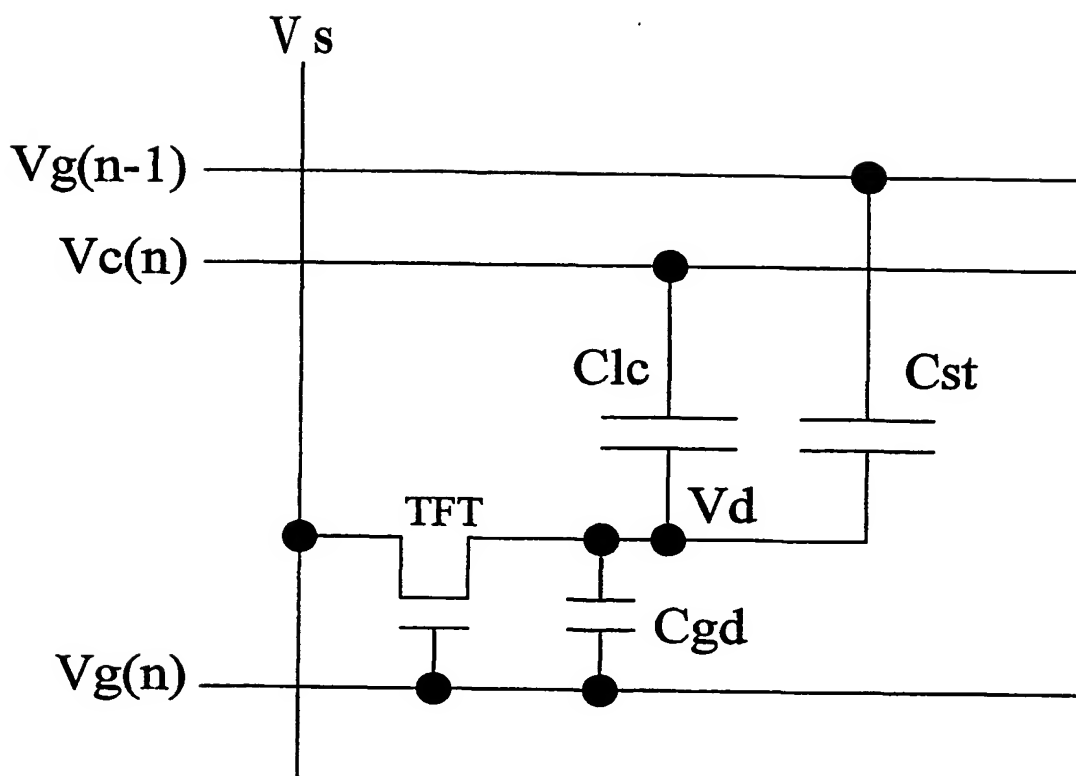
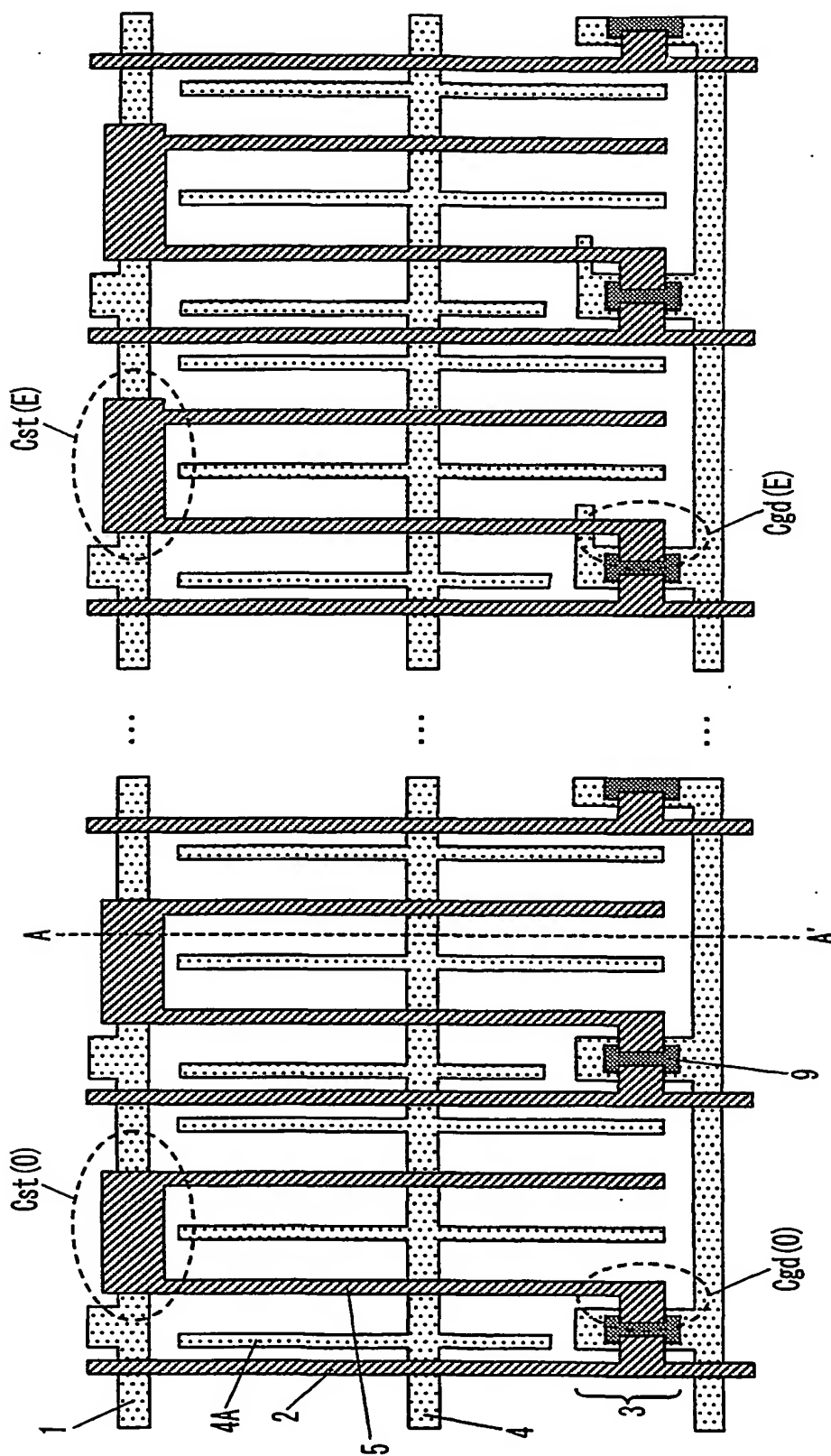


FIG. 8

THIS PAGE BLANK (USPTO)



(給電端から遠い部分)

(給電端から近い部分)

FIG. 9

THIS PAGE BLANK (USF)

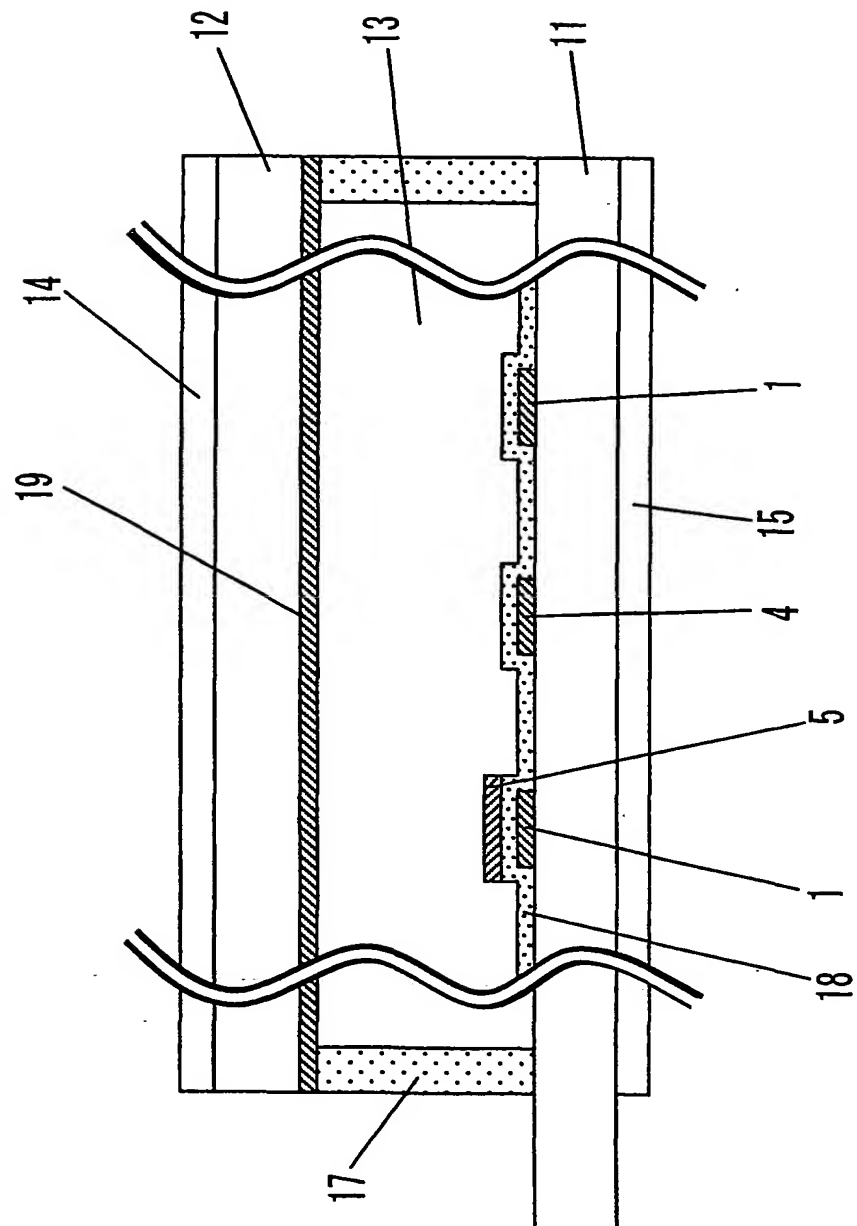


FIG. 10

THIS PAGE BLANK (USPTO)

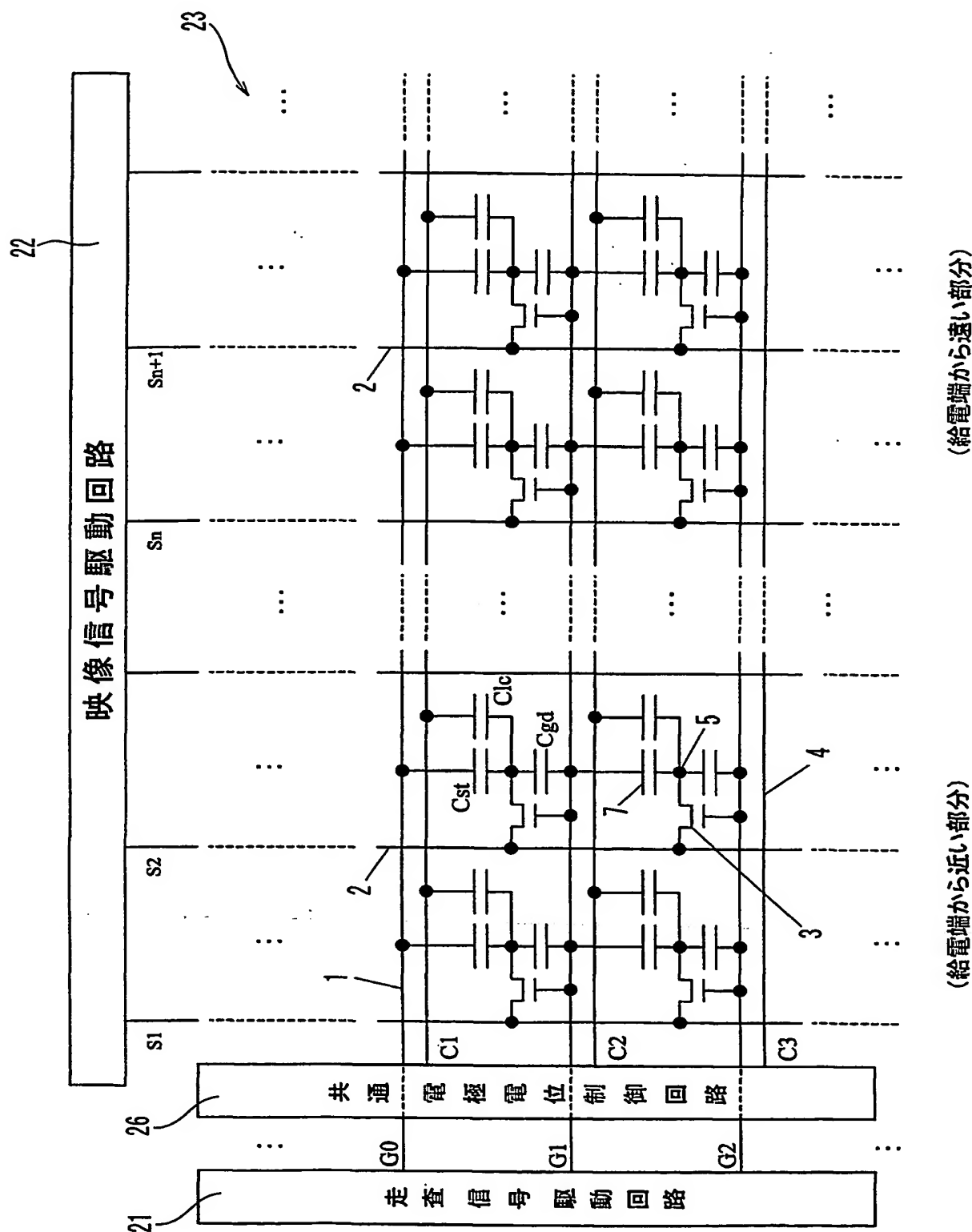


FIG. 11

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

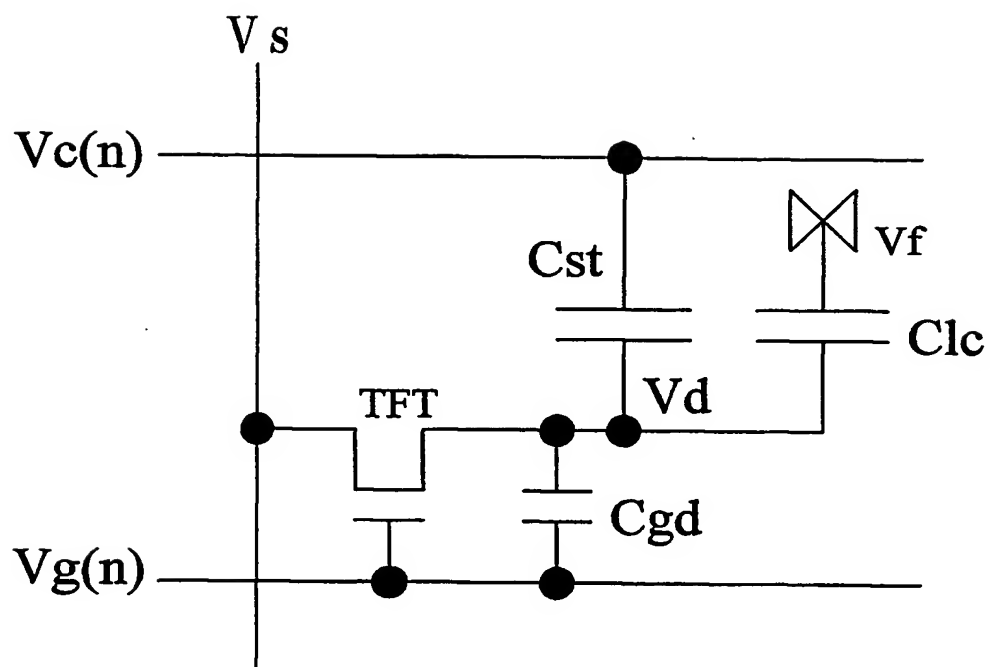


FIG. 14

THIS PAGE BLANK (USPTO)

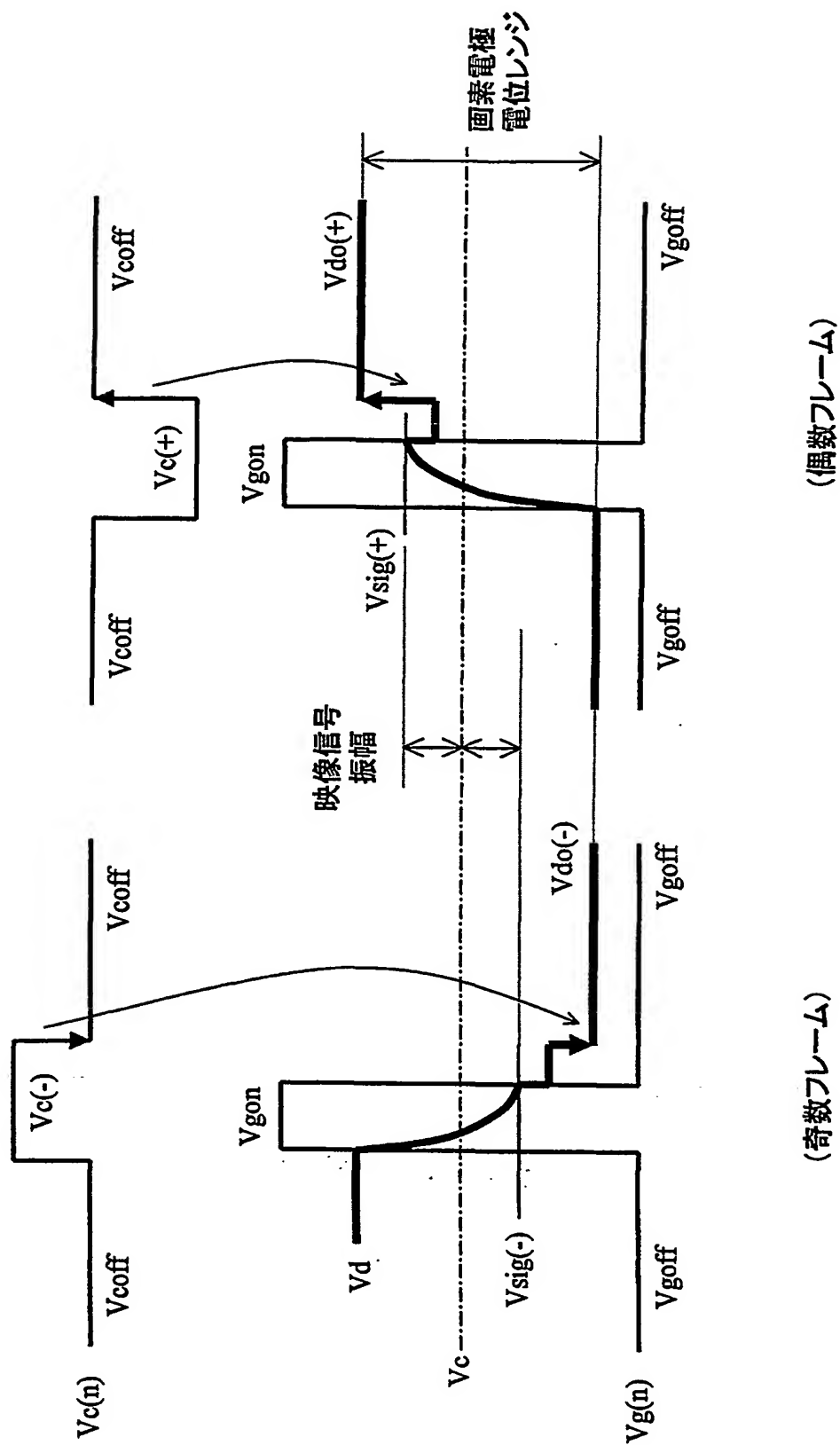


FIG. 15

THIS PAGE BLANK (USPTO)

FIG. 16A

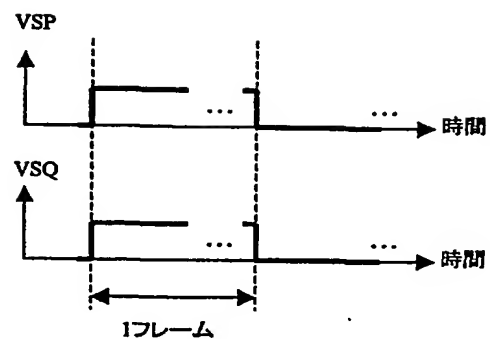
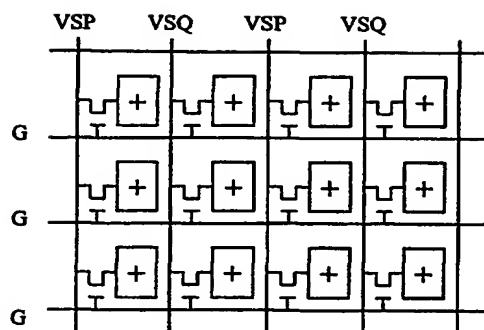


FIG. 16B

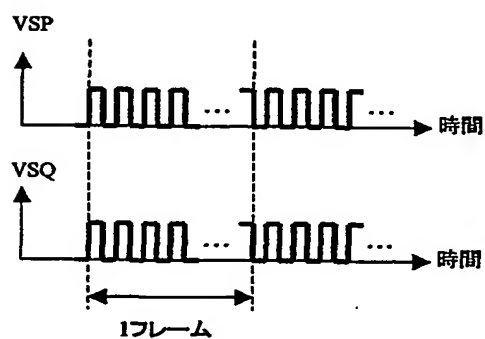
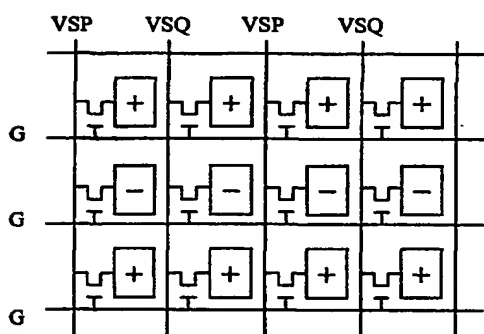


FIG. 16C

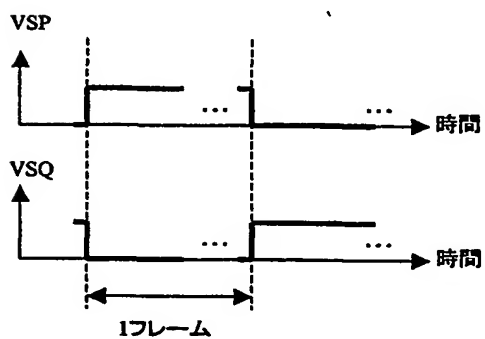
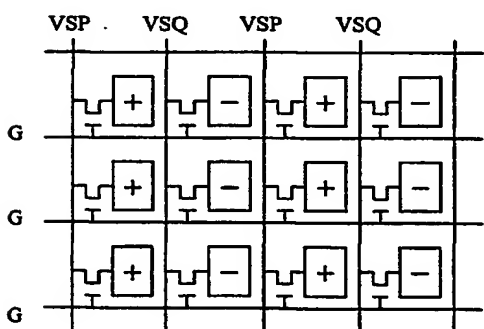
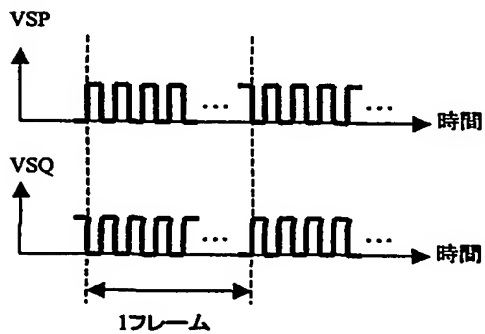
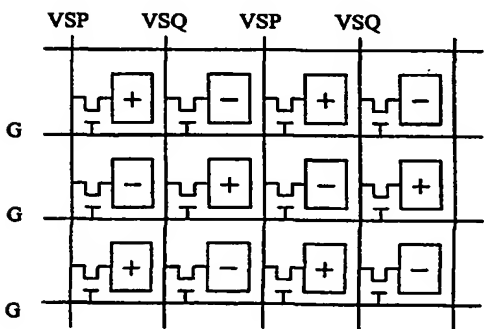
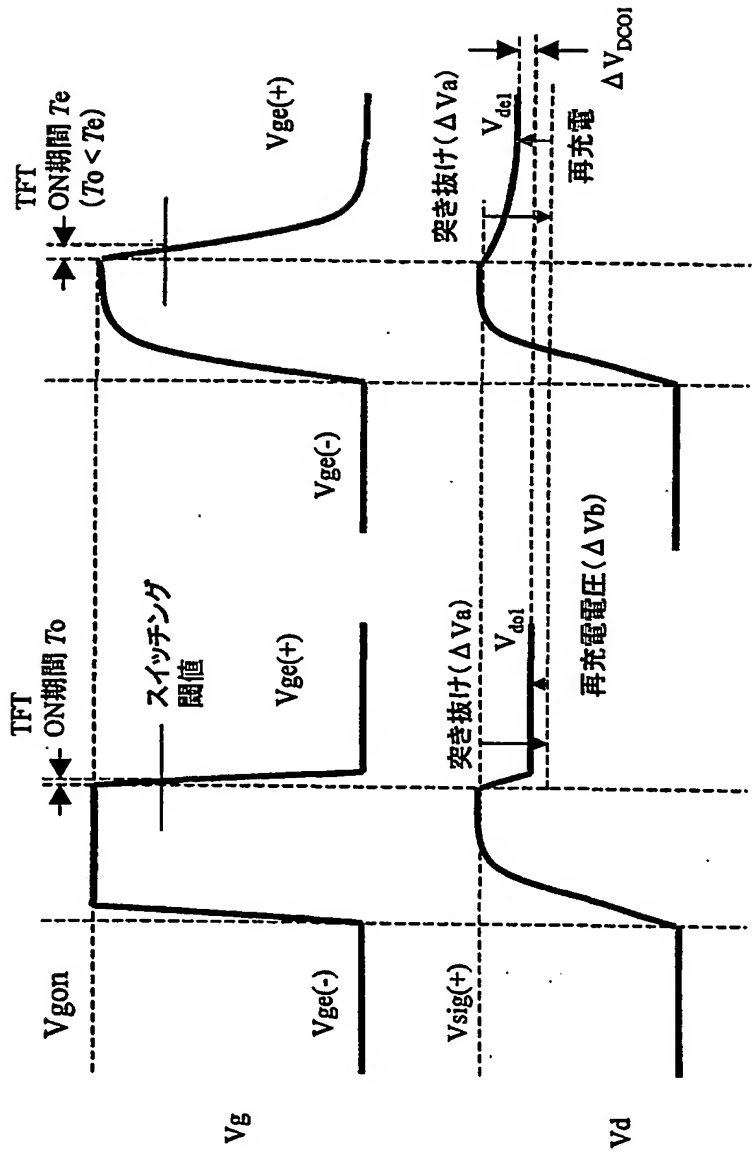


FIG. 16D



THIS PAGE BLANK (USPTO)



(給電端から遠い部分)

(給電端に近い部分)

FIG. 17

THIS PAGE BLANK (USPS)

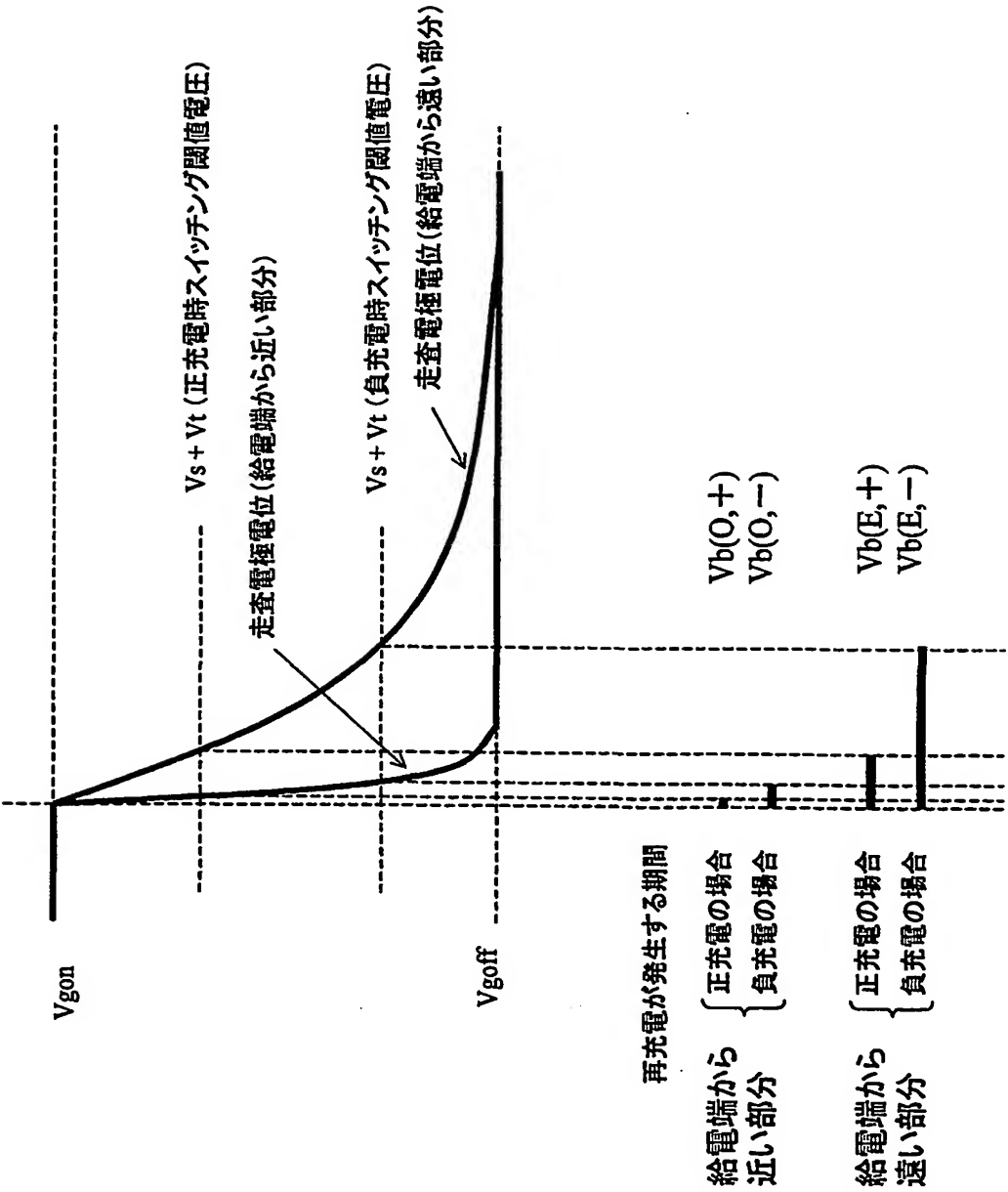


FIG. 18

THIS PAGE BLANK

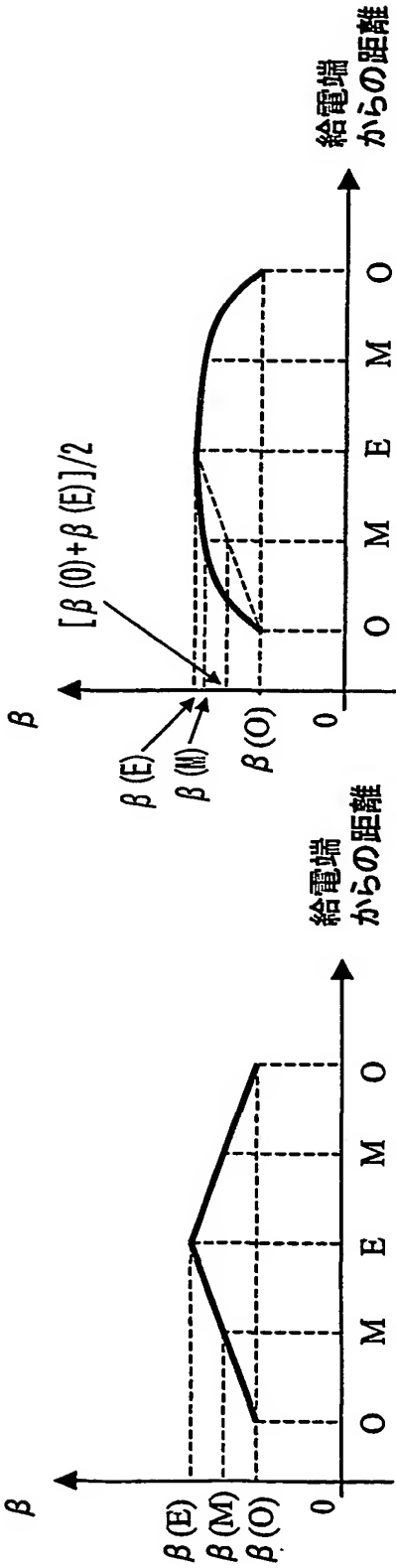


FIG. 19A

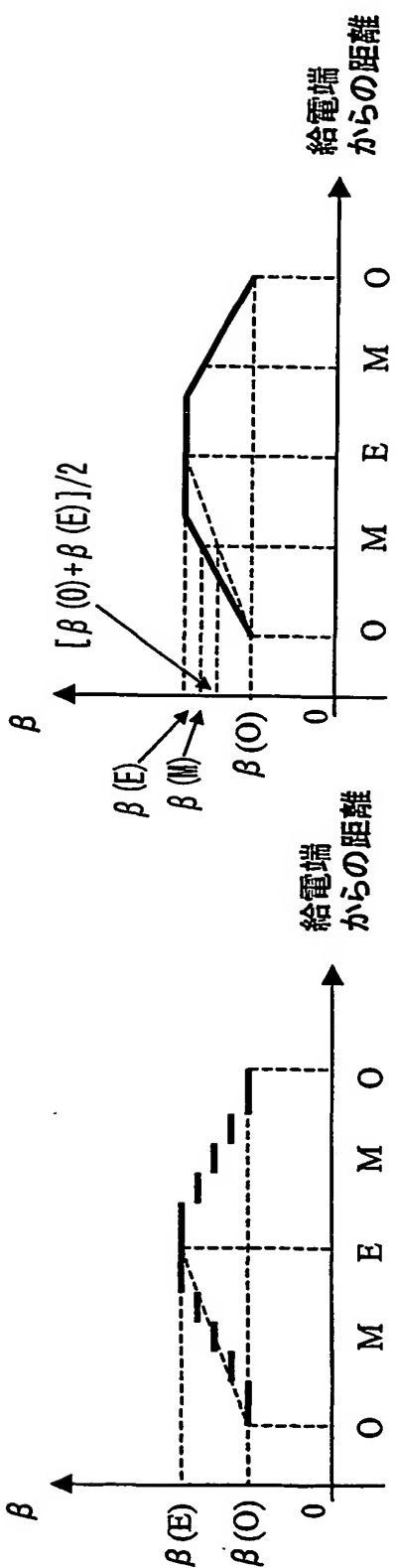


FIG. 19B

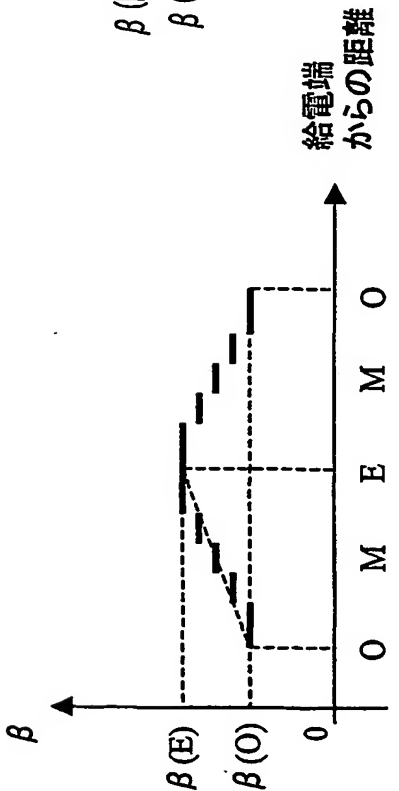


FIG. 19C



FIG. 19D

THIS PAGE BLANK (USPTO)

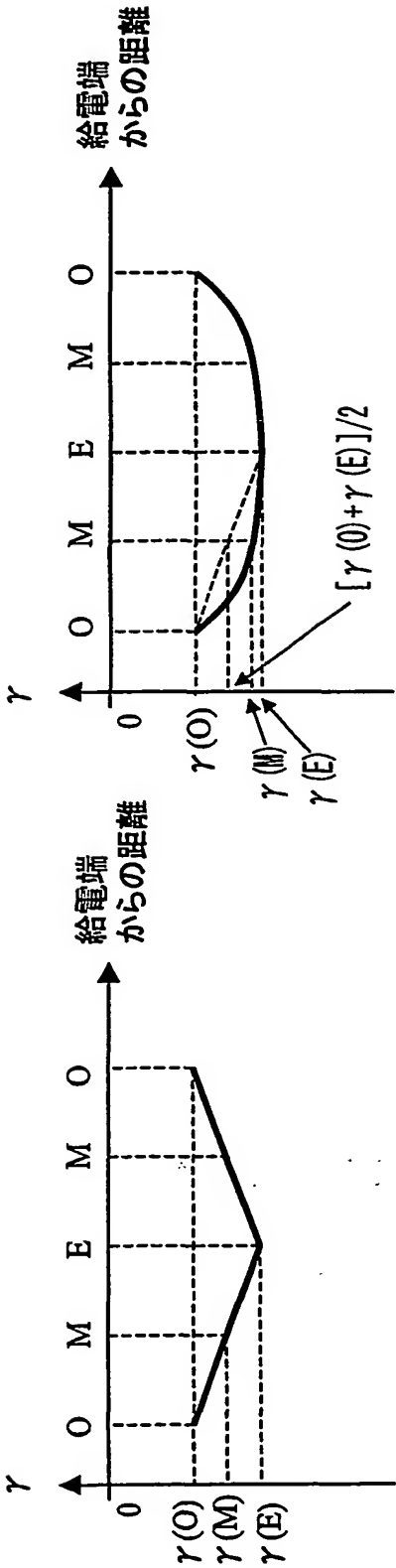


FIG. 20B

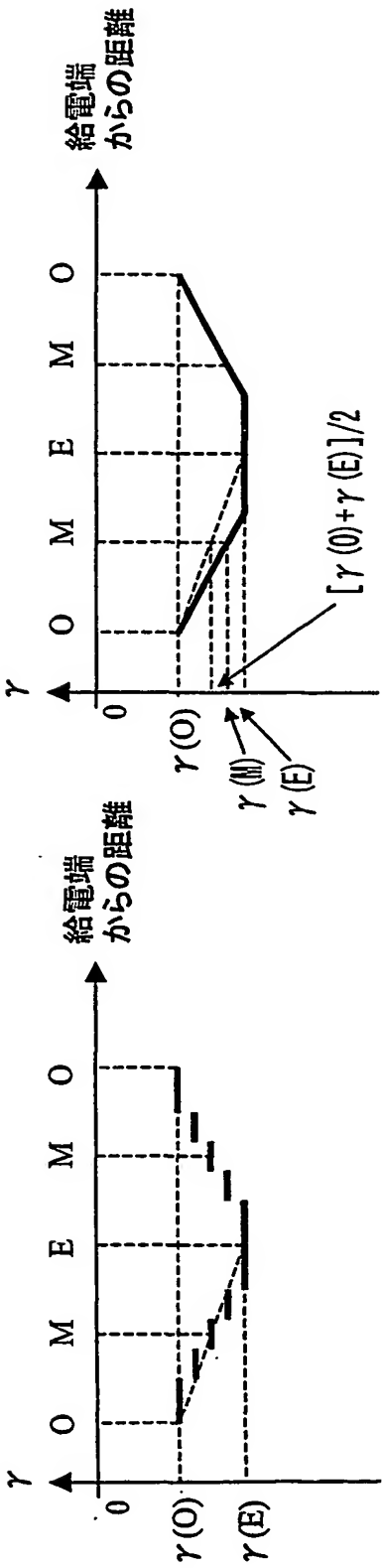


FIG. 20D

FIG. 20A

FIG. 20C

THIS PAGE BLANK (6)

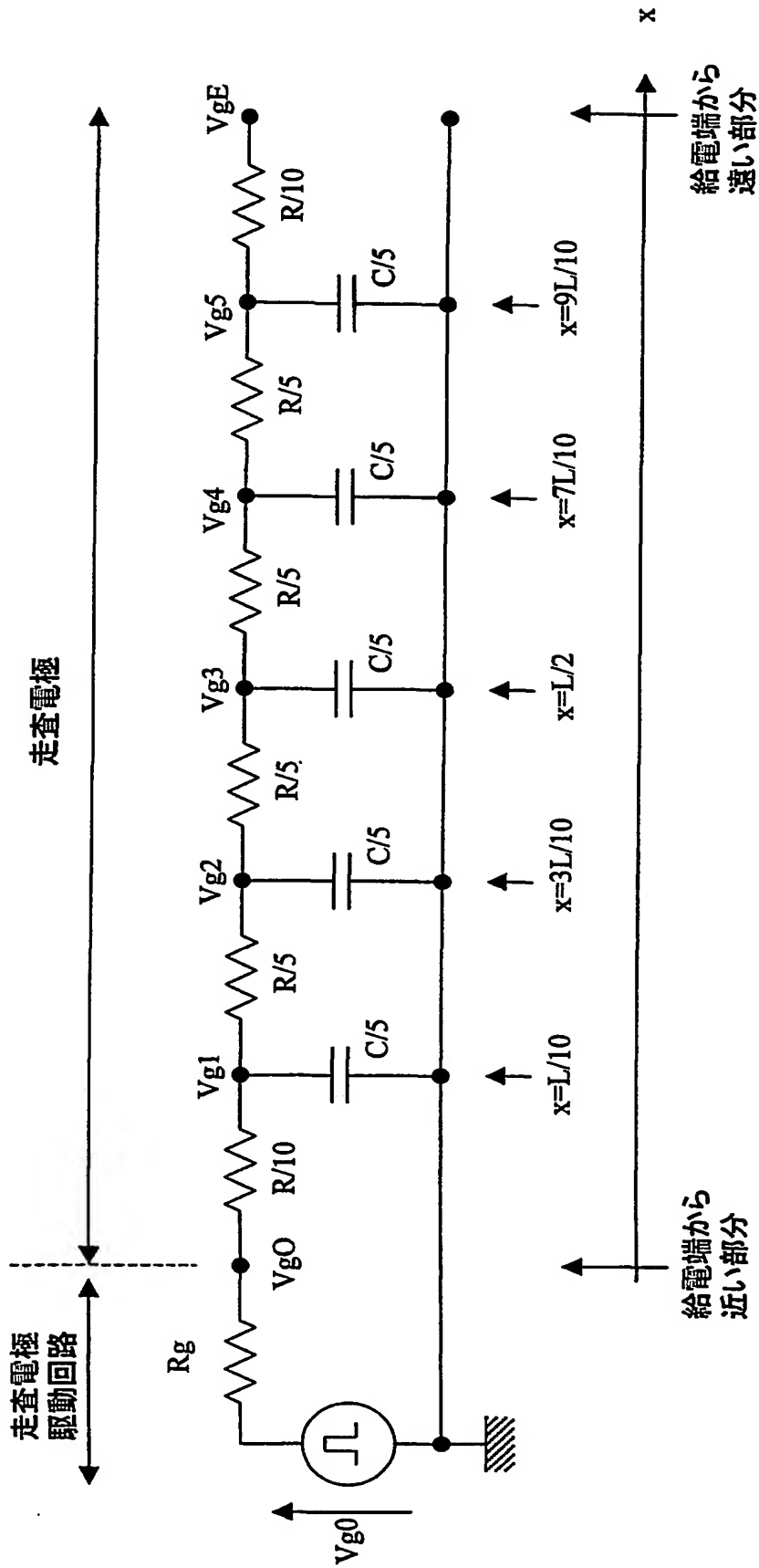


FIG. 21

THIS PAGE BLANK (USPTO)

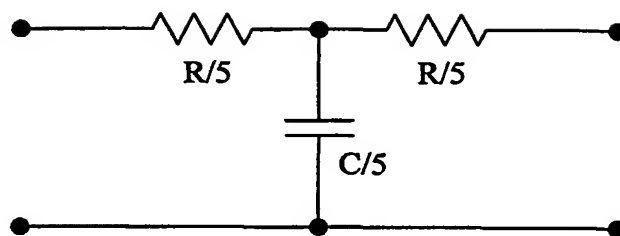


FIG. 22

THIS PAGE BLANK (USPTO)

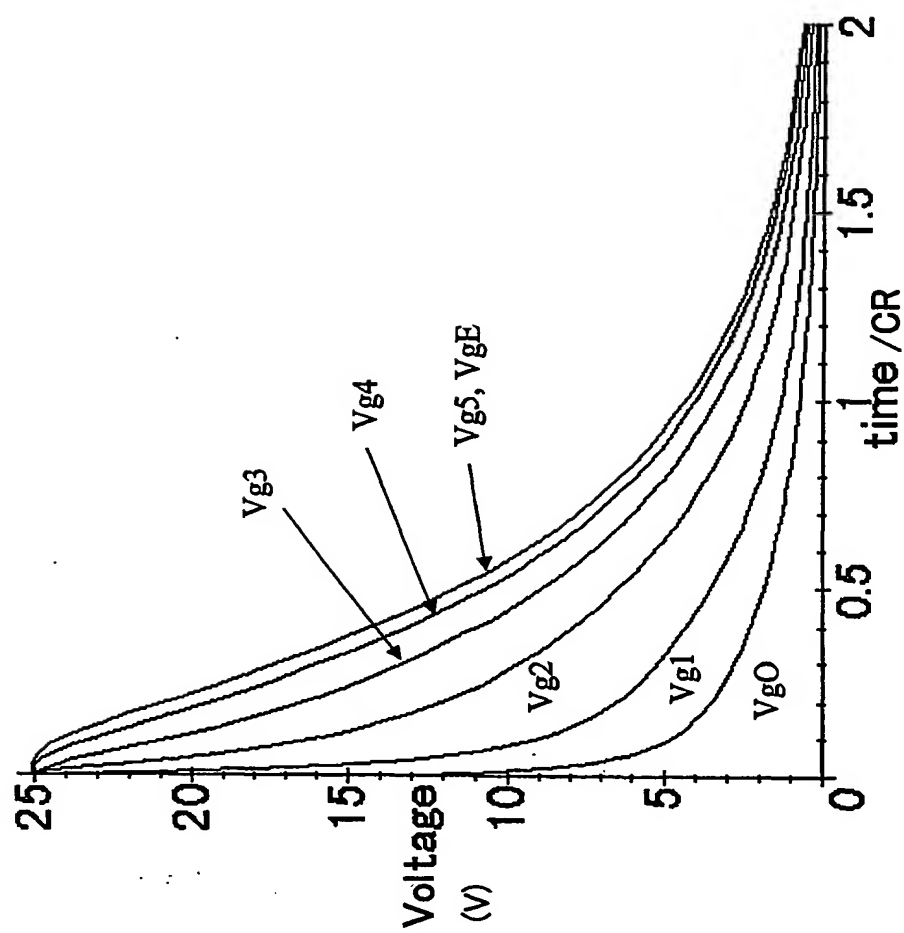


FIG. 23

THIS PAGE BLANK (USPTO)

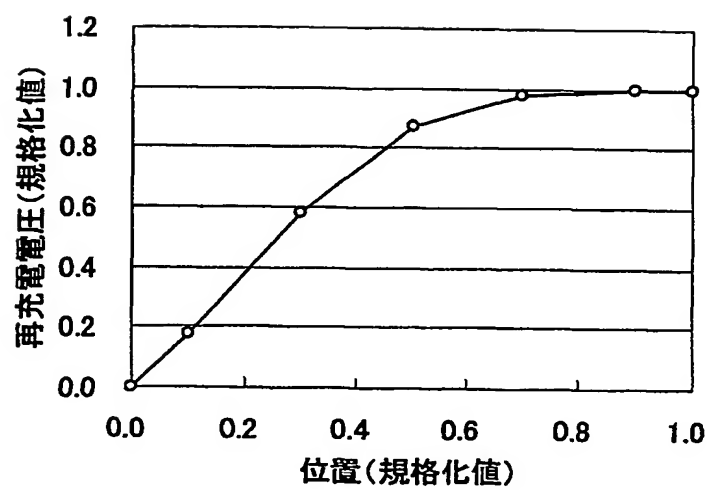


FIG. 24

THIS PAGE BLANK (USPTO)

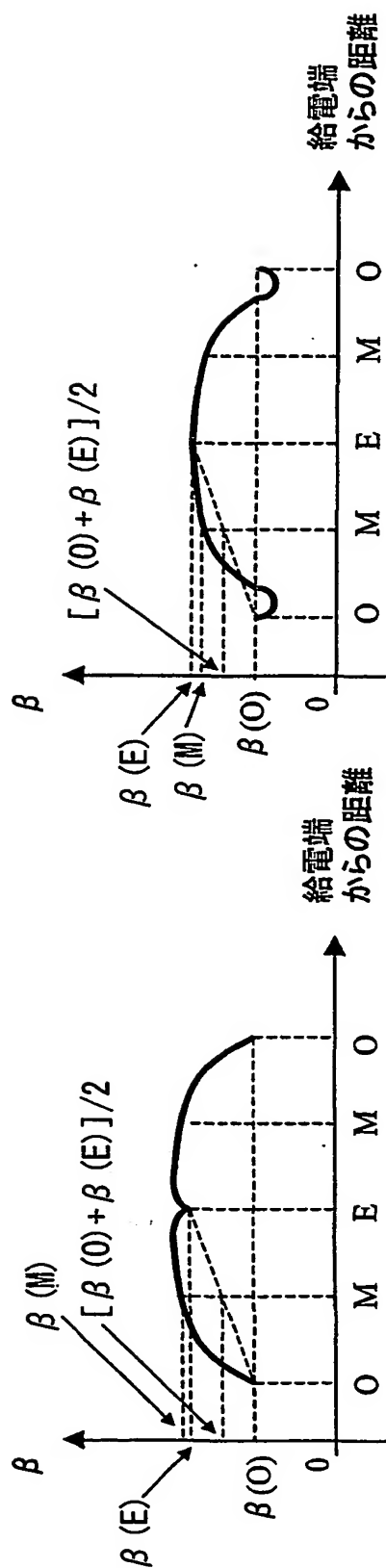


FIG. 25B

FIG. 25A

THIS PAGE BLANK (USPTO)

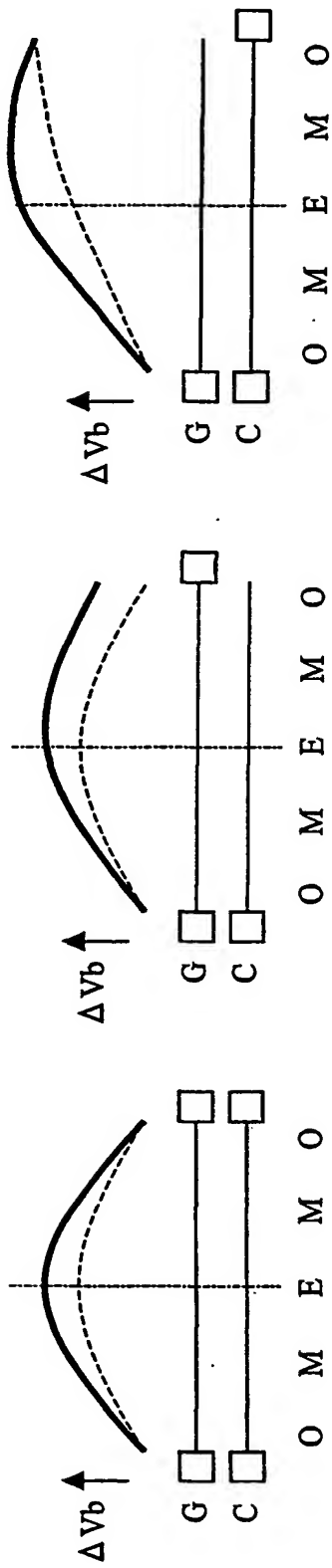


FIG. 26C

FIG. 26B

FIG. 26A

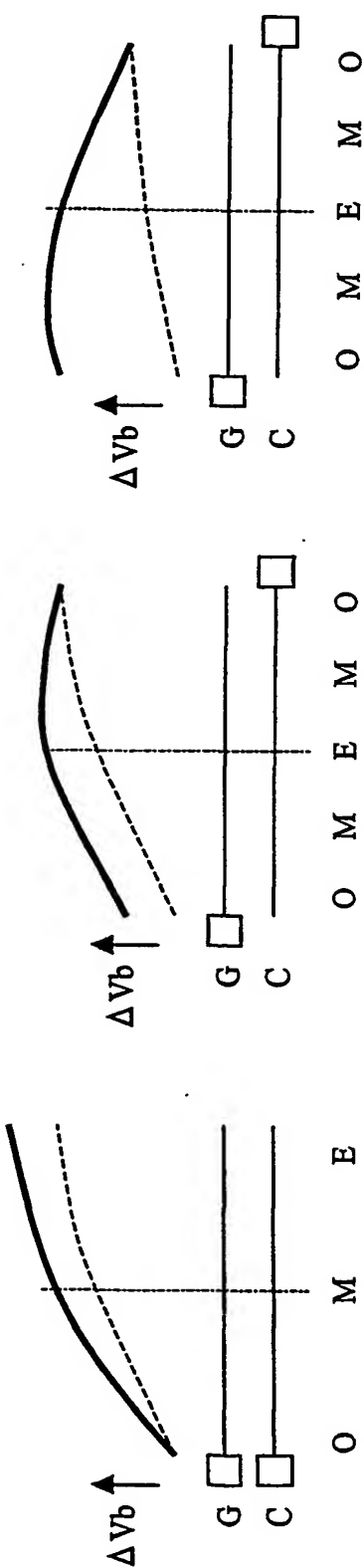


FIG. 26E'

FIG. 26E

FIG. 26D

□ は、給電していることを示す

THIS PAGE BLANK (USPTO)

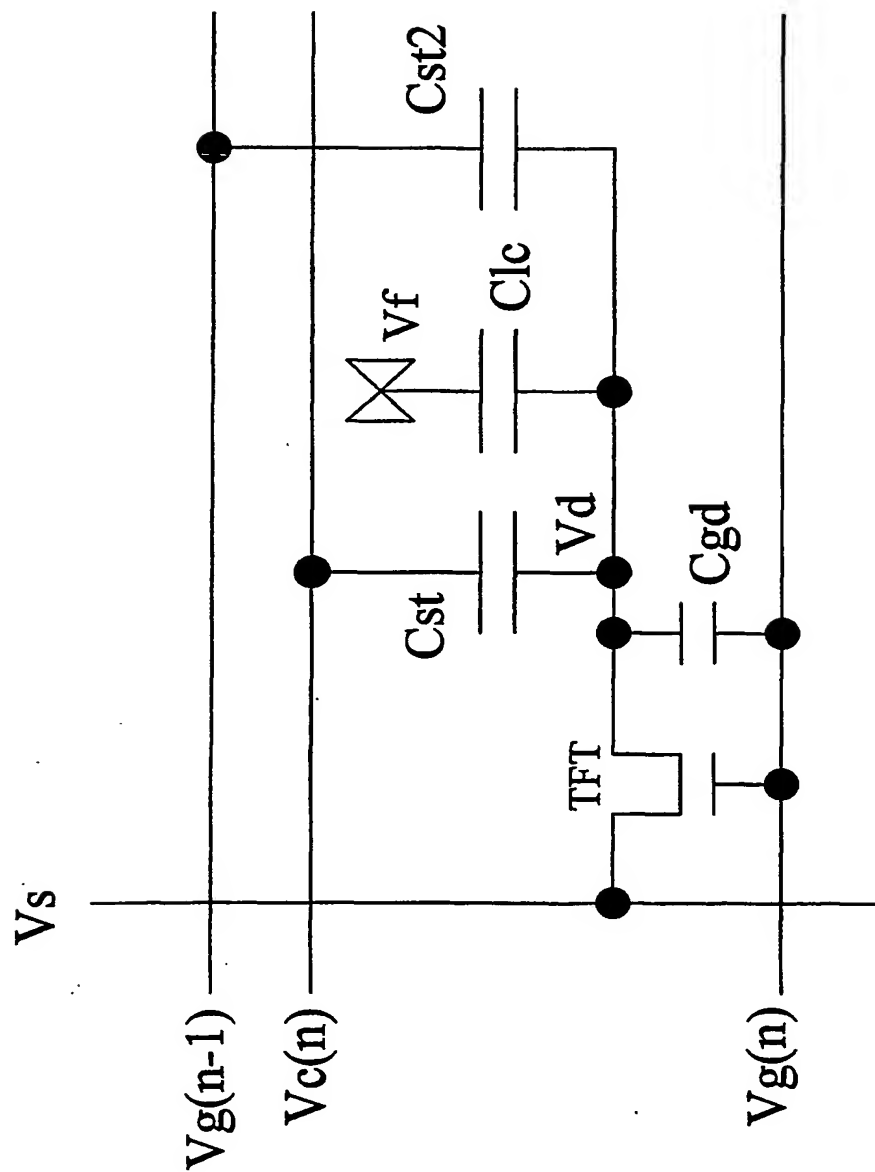
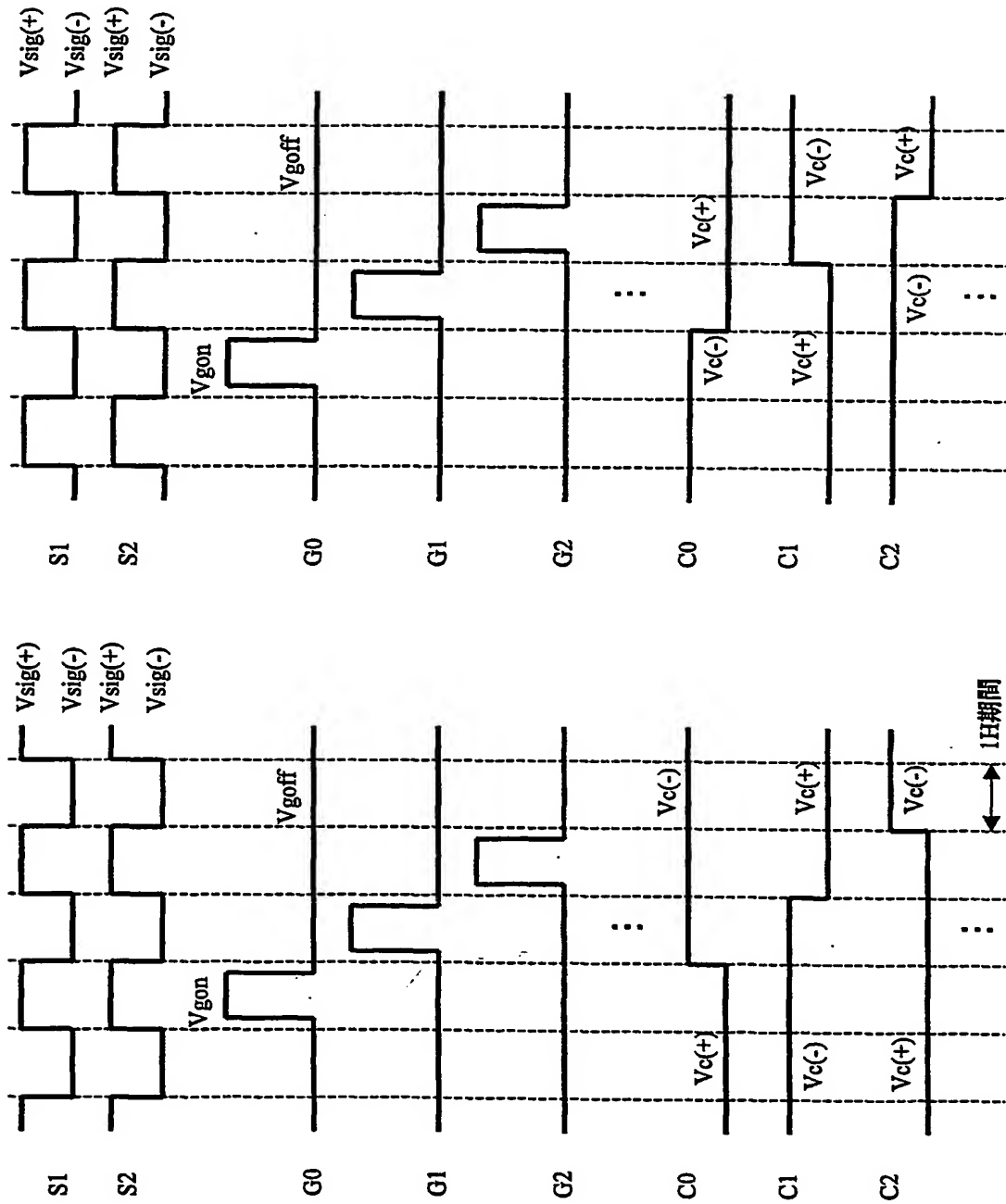


FIG. 27

THIS PAGE BLANK (USE)



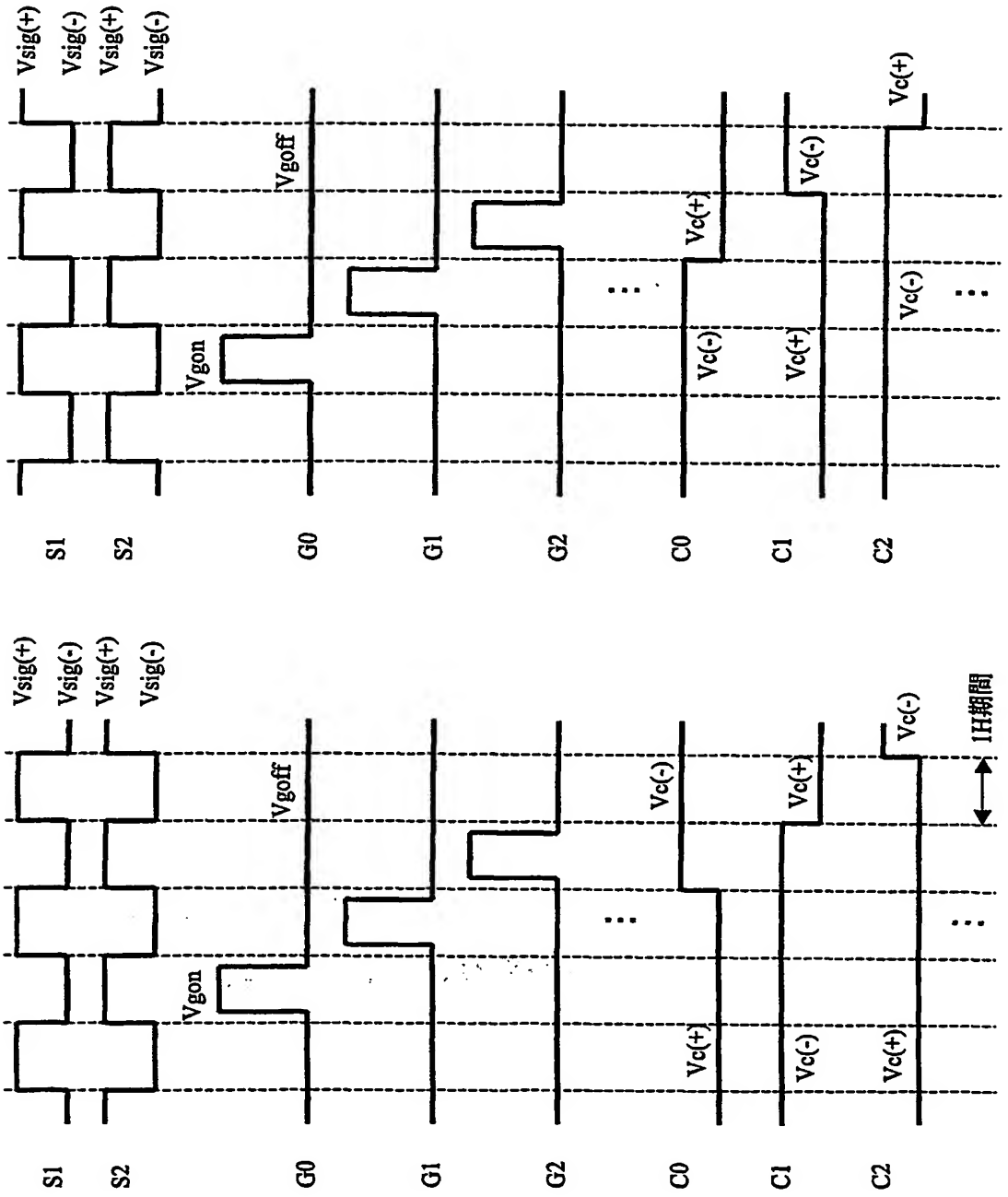
(偶数フレーム)

FIG. 28B

(奇数フレーム)

FIG. 28A

THIS PAGE BLANK (USPTO)



(偶数フレーム)

FIG. 29B

(奇数フレーム)

FIG. 29A

THIS PAGE BLANK (USPTO)

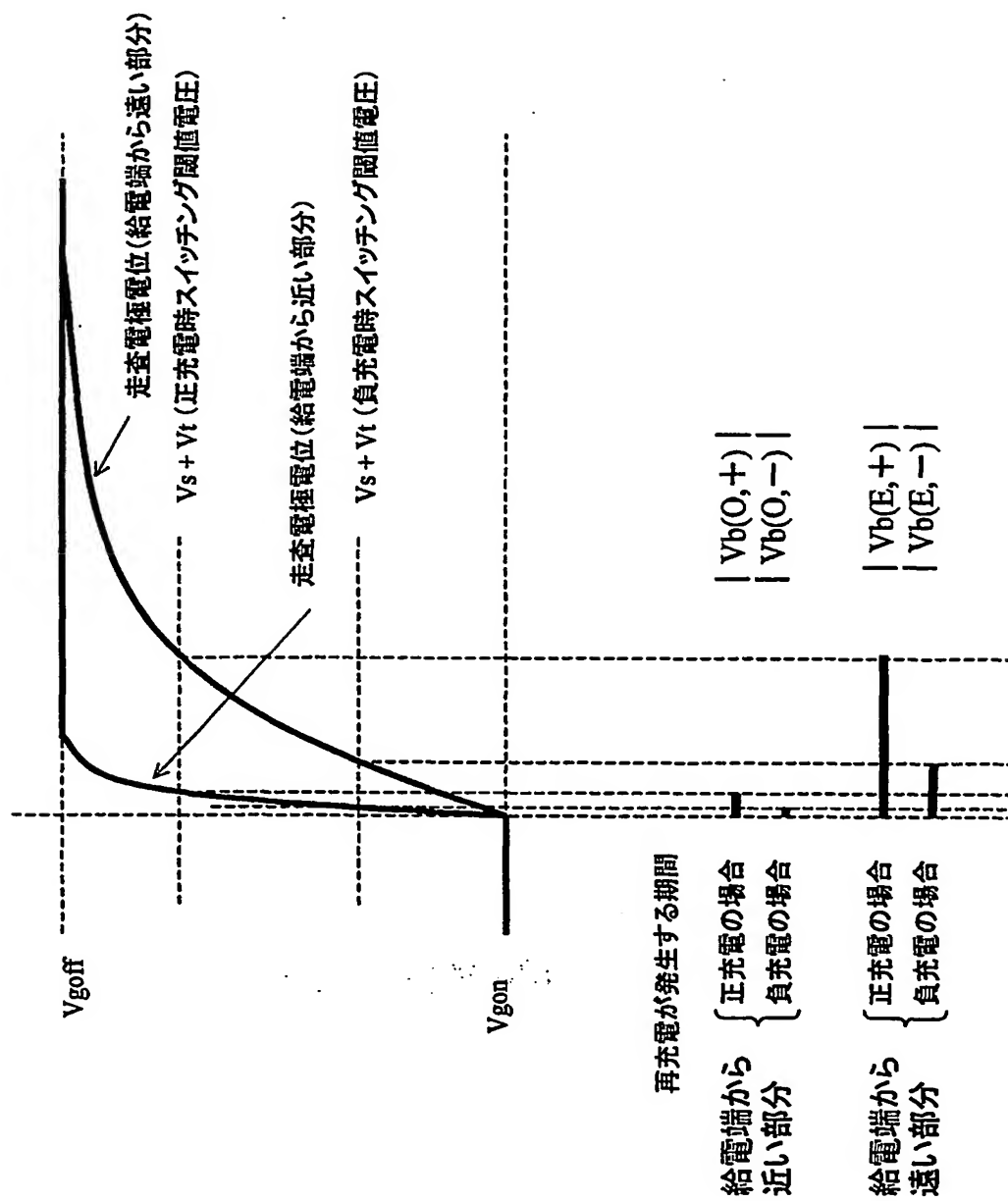


FIG. 30

THIS PAGE BLANK (USPTO)

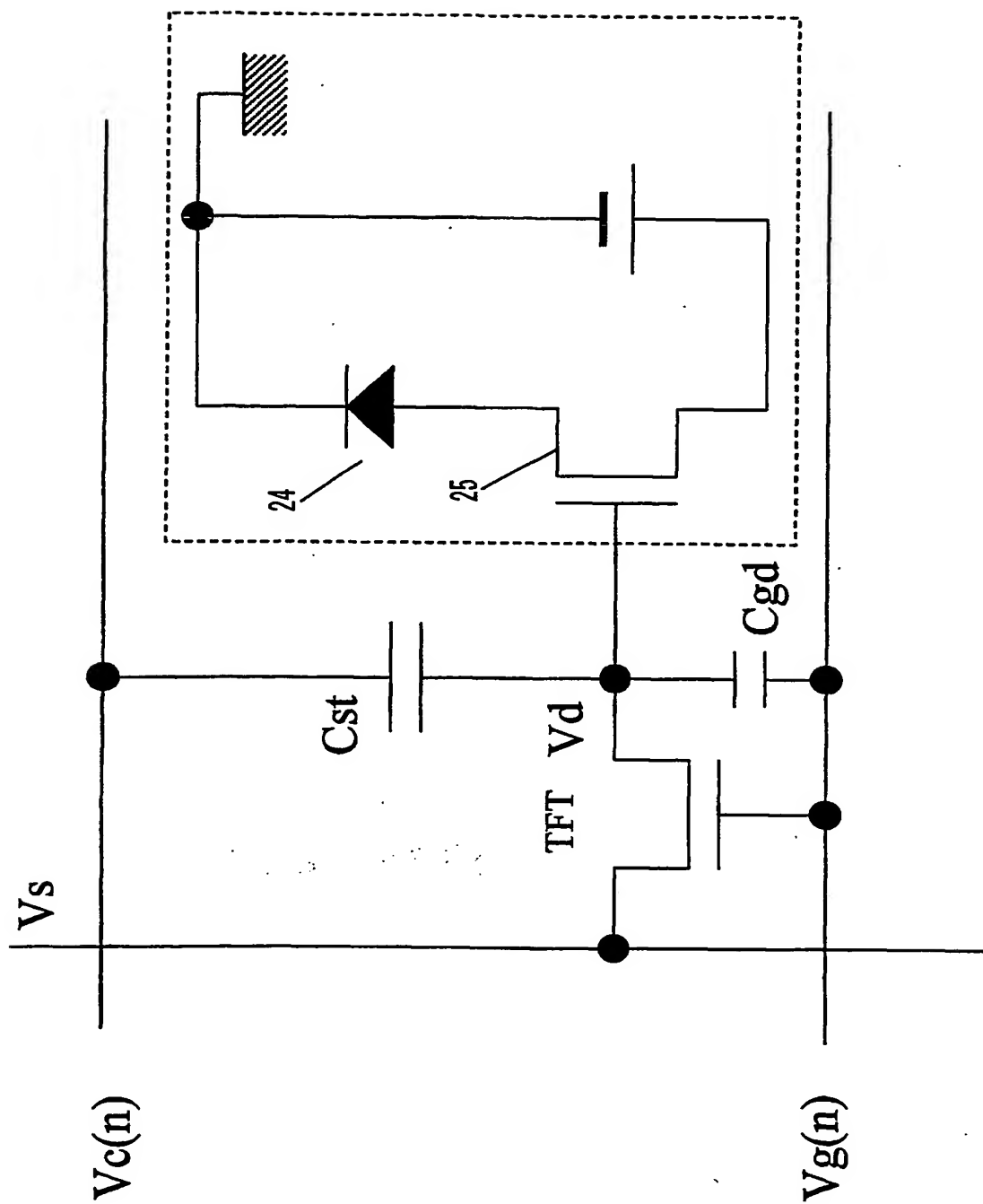


FIG. 31

THIS PAGE BLANK (USPTO)

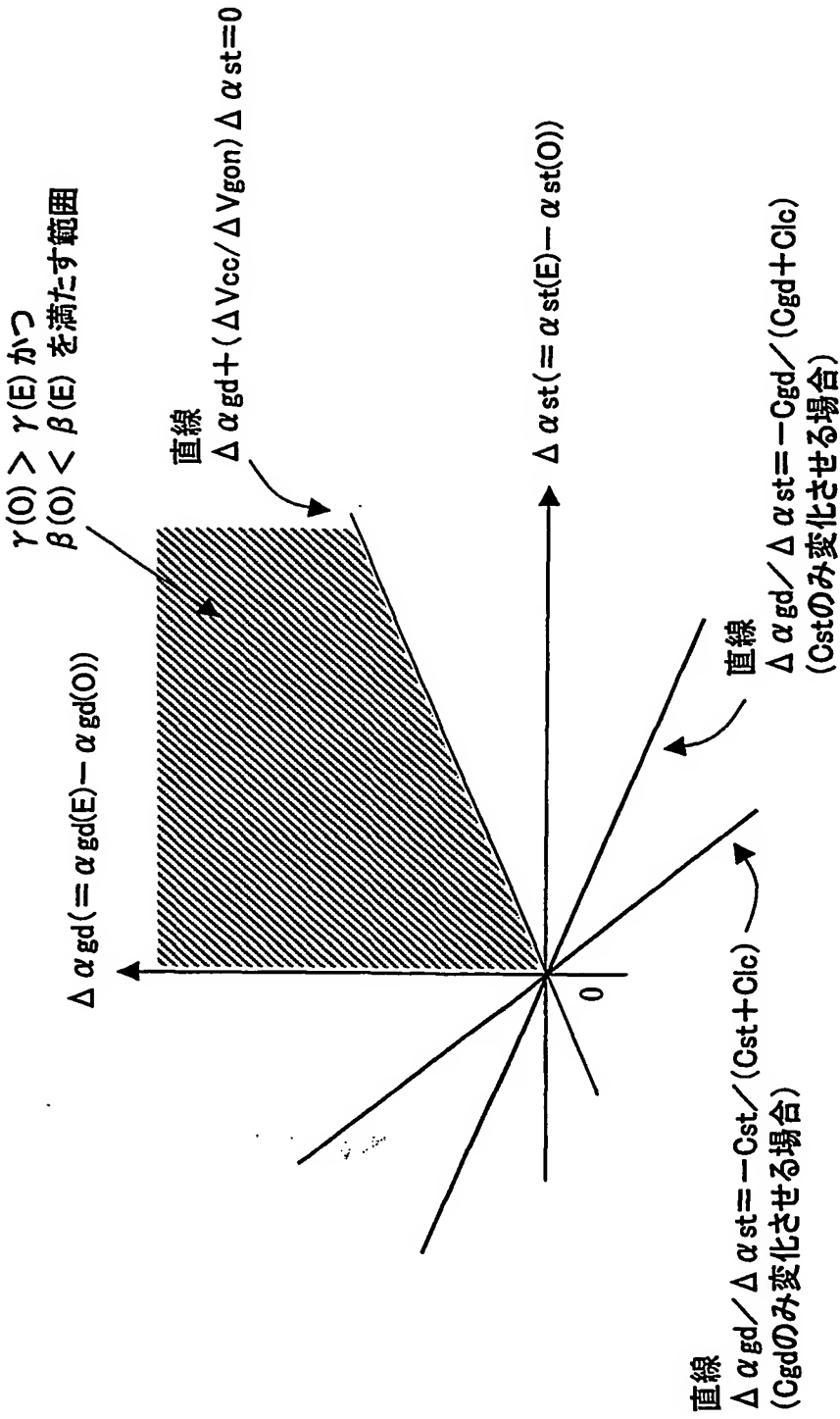


FIG. 32

THIS PAGE BLANK (USPTO)

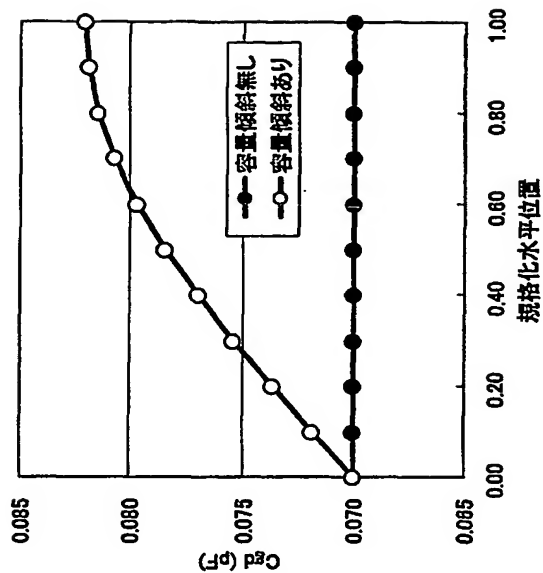


FIG. 33B

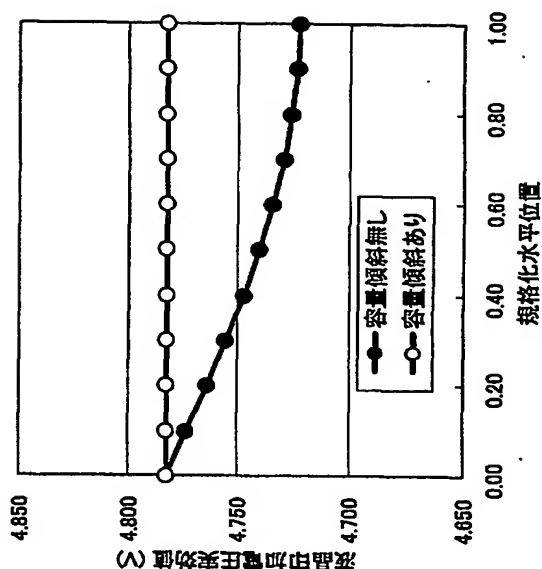


FIG. 33D

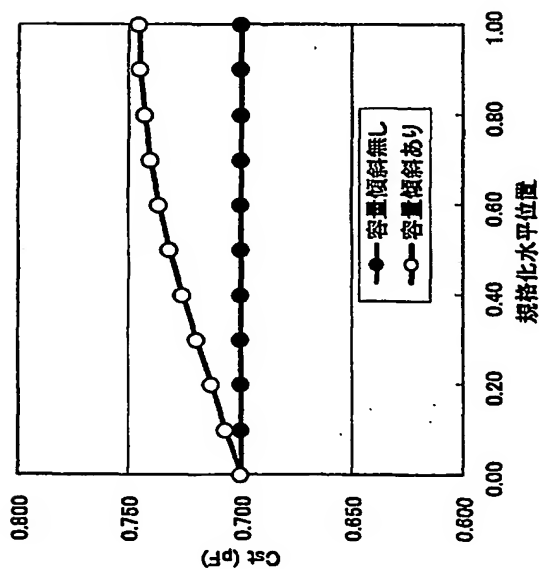


FIG. 33A

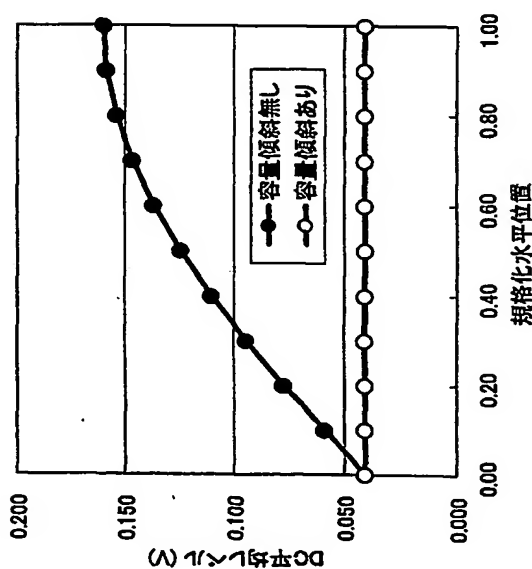


FIG. 33C

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/04918

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02F1/133, G02F1/1368, G09G3/36

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F1/133, G02F1/1368, G09G3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 5-232509 A (Sanyo Electric Co., Ltd.), 10 September, 1993 (10.09.93), Par. No. [0012]; Fig. 2 (Family: none)	1-4, 14-15, 22-25, 32-36, 43, 44, 47, 48, 50, 52, 62, 63
Y		9, 10, 20, 21, 30, 31, 41, 42, 46, 54-61, 65-69
A		5, 8, 16, 19, 26, 29, 37, 40
X	JP 11-38445 A (NEC Corporation), 12 February, 1999 (12.02.99), Par. No. [0033]; Fig. 2 (Family: none)	6, 7, 17, 18, 27, 28, 38, 39, 43, 44, 47, 48, 50, 52, 62, 63
Y		9, 10, 20, 21, 30, 31, 41, 42, 46, 54-61, 64-69

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search
03 September, 2001 (03.09.01)

Date of mailing of the international search report
18 September, 2001 (18.09.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/04918

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A		5, 8, 16, 19, 26, 29, 37, 40
Y	JP 9-73101 A (Hitachi, Ltd.), 18 March, 1997 (18.03.97), Fig. 1 (Family: none)	46, 56, 57
Y	JP 5-143021 A (Fujitsu Limited), 11 June, 1993 (11.06.93), Fig. 4 (Family: none)	49, 51, 64

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int, Cl' G02F1/133, G02F1/1368, G09G3/36

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int, Cl' G02F1/133, G02F1/1368, G09G3/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2001年
日本国登録実用新案公報	1994-2001年
日本国実用新案登録公報	1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 5-232509 A (三洋電機株式会社) 10.9月.1993(10.09.93), 段落番号【0012】, 【図2】 (ファミリーなし)	1-4, 14-15, 22-25, 32-36 43, 44, 47, 48, 50, 52, 62, 63
Y		9, 10, 20, 21, 30, 31, 41, 42 45, 54-61, 65-69
A		5, 8, 16, 19, 26, 29, 37, 40

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に関する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

03.09.01

国際調査報告の発送日

18.09.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

後 藤 時 男

2X

7809

電話番号 03-3581-1101 内線 3293

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-38445 A (日本電気株式会社) 12.2月.1999(12.02.99), 段落番号【0033】, 【図2】 (ファミリーなし)	6, 7, 17, 18, 27, 28, 38, 39 43, 44, 47, 48, 50, 52, 62, 63
Y		9, 10, 20, 21, 30, 31, 41, 42 46, 54-61, 64-69
A		5, 8, 16, 19, 26, 29, 37, 40
Y	JP 9-73101 A (株式会社日立製作所) 18.3月.1997(18.03.97), 【図1】 (ファミリーなし)	46, 56, 57
Y		49, 51, 64
	JP 5-143021 A (富士通株式会社) 11.6月.1993(11.06.93), 【図4】 (ファミリーなし)	